

Sistemas Digitales

Circuitos Secuenciales

Flip-Flop

Procesamiento Digital de Señales

Índice

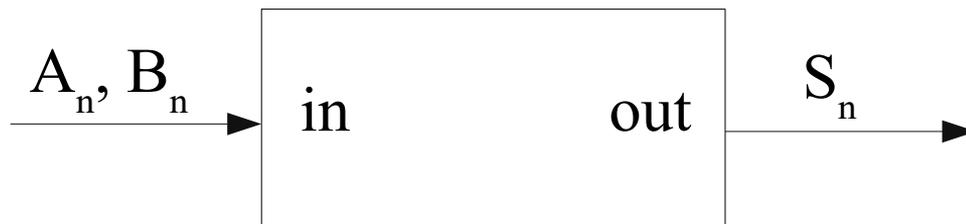
- Introducción: Circuitos secuenciales
 - Repaso: Circuitos combinatorios
 - Definición
- Flip-Flop – Introducción
 - Definición
 - Clasificación por tipo de salida
- Flip-Flop – Diseño
 - Ejemplo – FF-RS asíncrono
 - Ejemplo – FF-RS síncrono
- Tipos de Flip-Flop
 - Flip-Flop RS
 - Flip-Flop D
 - Flip-Flop T
 - Flip-Flop JK
 - Flip-Flop J-K como flip-flop universal
- Tipo de entradas de un FF en Quartus
 - Entradas set y clear
 - Entradas de CLK y habilitación

Índice

- **Introducción: Circuitos secuenciales**
 - Repaso: Circuitos combinatorios
 - Definición
- **Flip-Flop – Introducción**
 - Definición
 - Clasificación por tipo de salida
- **Flip-Flop – Diseño**
 - Ejemplo – FF-RS asíncrono
 - Ejemplo – FF-RS síncrono
- **Tipos de Flip-Flop**
 - Flip-Flop RS
 - Flip-Flop D
 - Flip-Flop T
 - Flip-Flop JK
 - Flip-Flop J-K como flip-flop universal
- **Tipo de entradas de un FF en Quartus**
 - Entradas set y clear
 - Entradas de CLK y habilitación

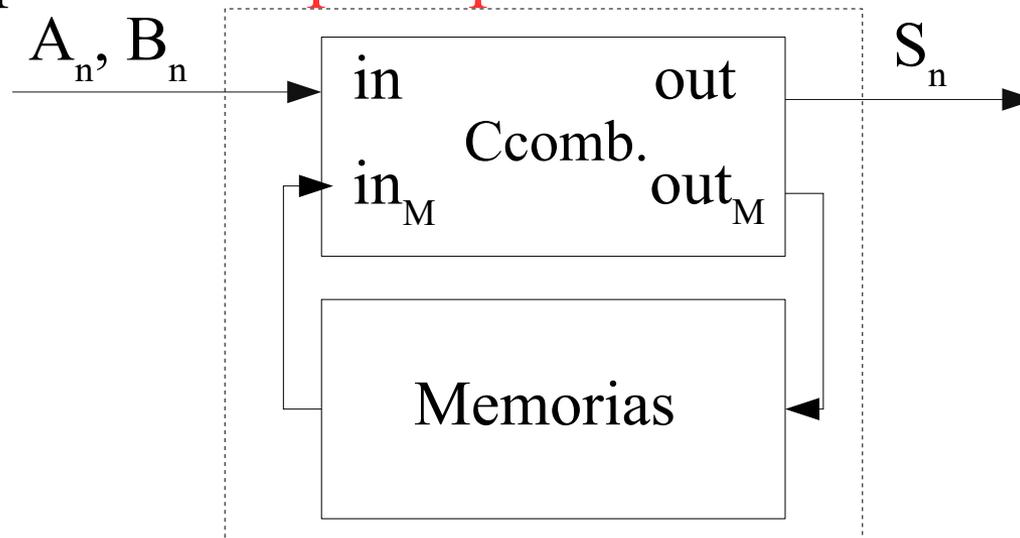
Circuitos combinatorios

- Implementan funciones lógicas
- Las salidas están determinadas únicamente por el valor de sus entradas
- Elaborados en partir de compuertas lógicas



Circuitos secuenciales

- Implementan funciones lógicas con memoria
- Las salidas están determinadas por el valor de sus entradas y el valor anterior de la salida
- Elaborados en partir de compuertas lógicas y compuertas **Flip-Flop**



Índice

- Introducción: Circuitos secuenciales
 - Repaso: Circuitos combinatorios
 - Definición
- **Flip-Flop – Introducción**
 - Definición
 - Clasificación por tipo de salida
- Flip-Flop – Diseño
 - Ejemplo – FF-RS asíncrono
 - Ejemplo – FF-RS síncrono
- Tipos de Flip-Flop
 - Flip-Flop RS
 - Flip-Flop D
 - Flip-Flop T
 - Flip-Flop JK
 - Flip-Flop J-K como flip-flop universal
- Tipo de entradas de un FF en Quartus
 - Entradas set y clear
 - Entradas de CLK y habilitación

Flip-Flops - Introducción

- “Elemento de memoria”
- Tiene la capacidad de “recordar” el estado previo al circuito

Flip-Flops - Introducción

- Clasificación (según la secuencia):
 - Asíncrono: Los cambios a la salida ocurren en cualquier momento
 - Síncrono: Los cambios a la salida ocurren en los momentos que se determinan por una entrada de habilitación
 - Activos por nivel: Cambia cuando la entrada de habilitación está activa
 - Activos por flanco: Varían al momento del cambio en la entrada de habilitación (Ej. G, CLK)

Flip-Flops - Introducción

- Clasificación (según la secuencia):
 - Asíncrono: Los cambios a la salida ocurren en cualquier momento
 - Síncrono: Los cambios a la salida ocurren en los momentos que se determinan por una entrada de habilitación
 - Activos por nivel: Cambia cuando la entrada de habilitación está activa
 - Activos por flanco: Varían al momento del cambio en la entrada de habilitación (Ej. G, CLK)

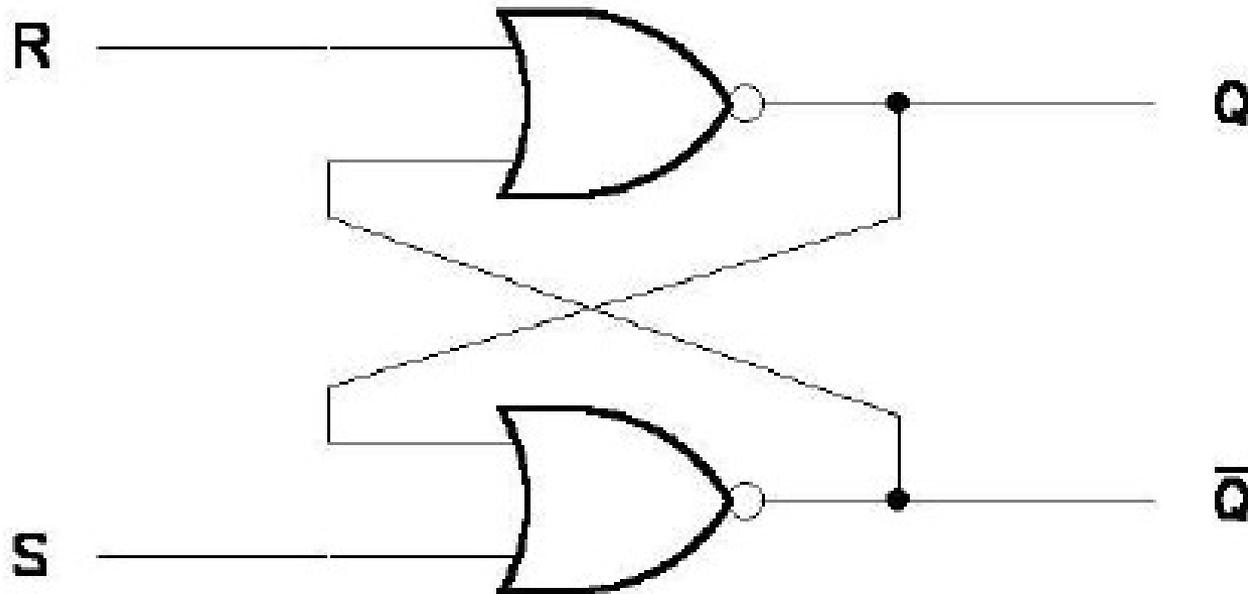
¡Veamos algunos ejemplos!

Índice

- Introducción: Circuitos secuenciales
 - Repaso: Circuitos combinatorios
 - Definición
- Flip-Flop – Introducción
 - Definición
 - Clasificación por tipo de salida
- **Flip-Flop – Diseño**
 - Ejemplo – FF-RS asíncrono
 - Ejemplo – FF-RS síncrono
- Tipos de Flip-Flop
 - Flip-Flop RS
 - Flip-Flop D
 - Flip-Flop T
 - Flip-Flop JK
 - Flip-Flop J-K como flip-flop universal
- Tipo de entradas de un FF en Quartus
 - Entradas set y clear
 - Entradas de CLK y habilitación

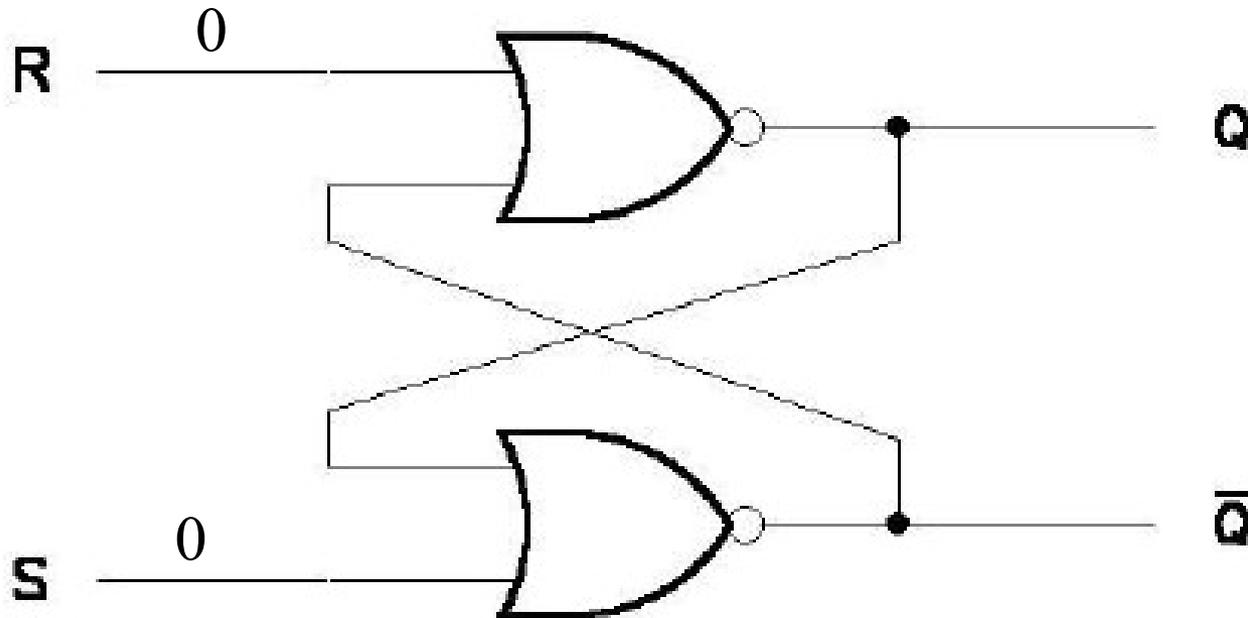
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



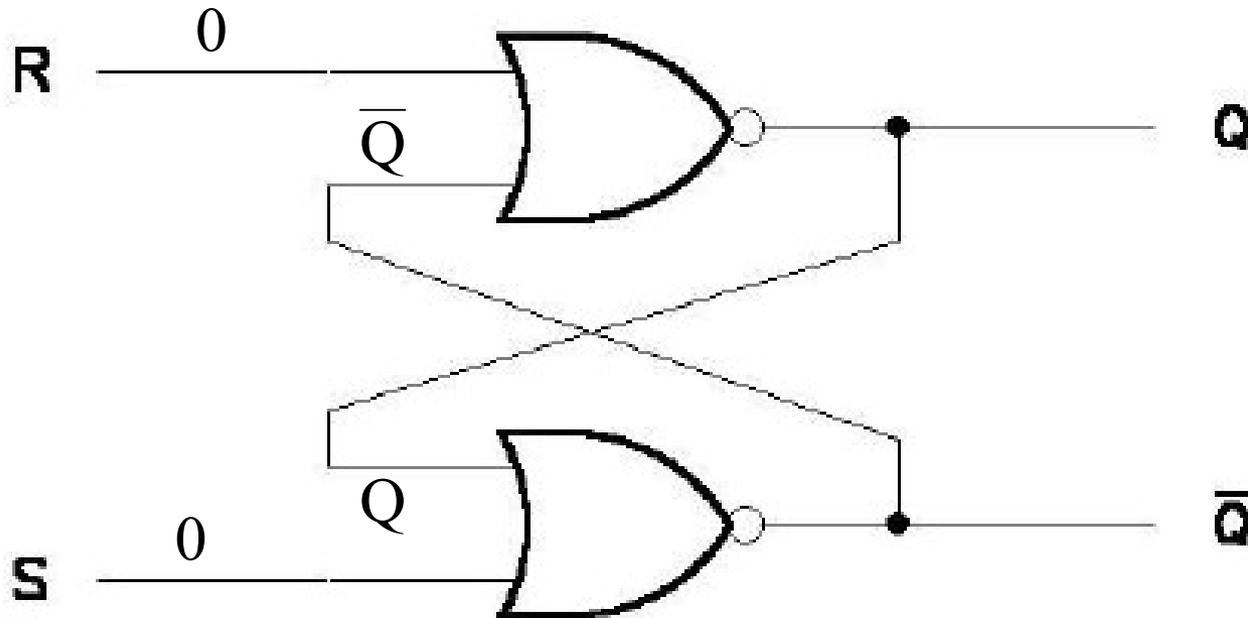
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



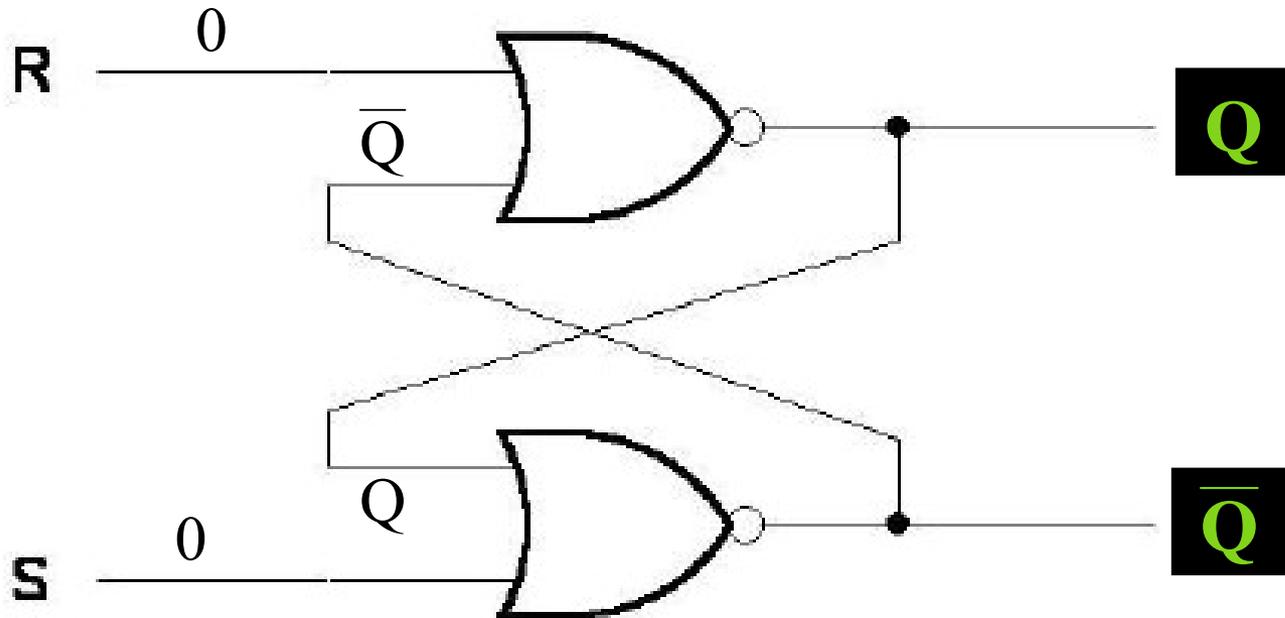
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



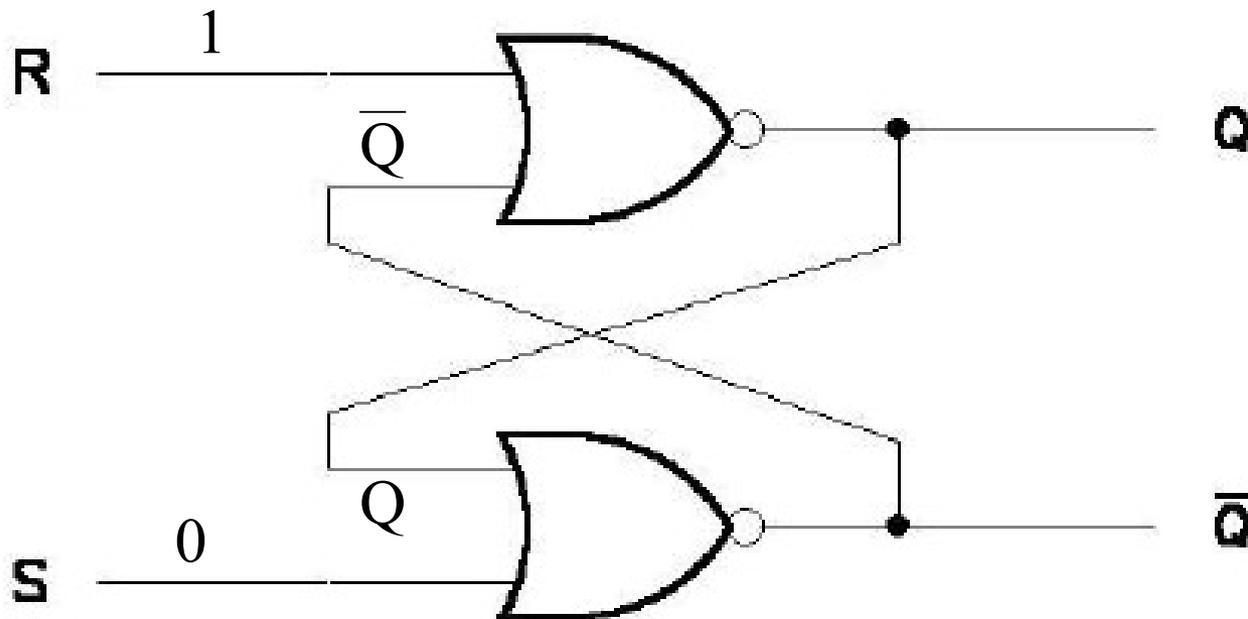
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



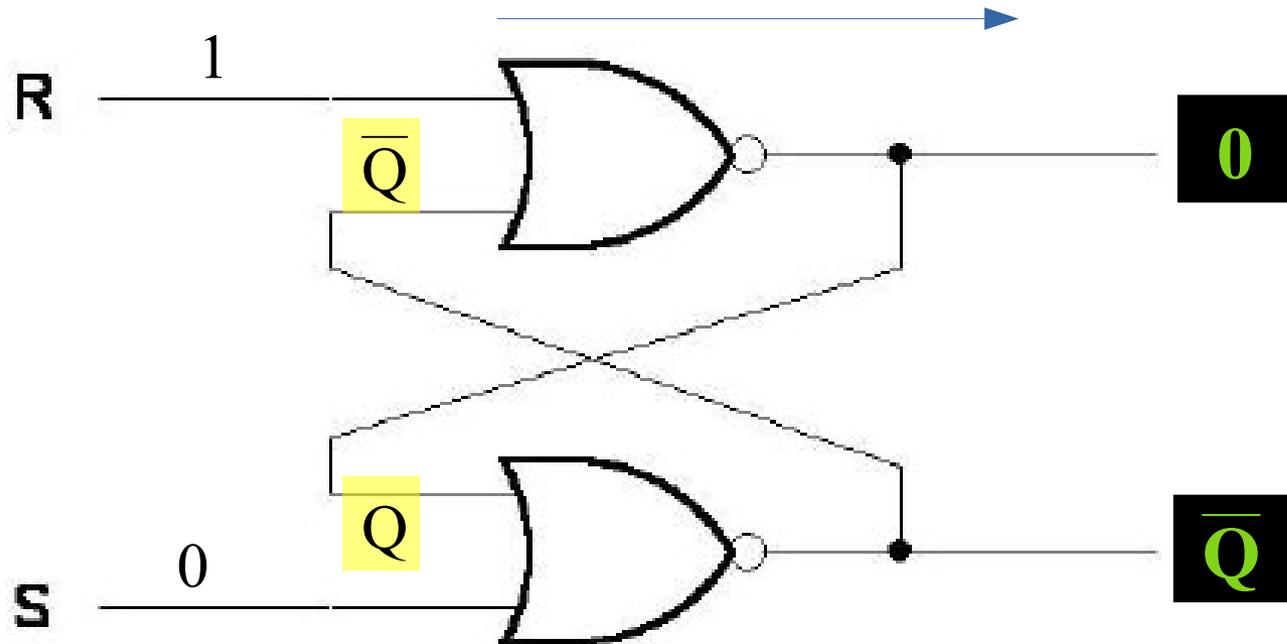
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



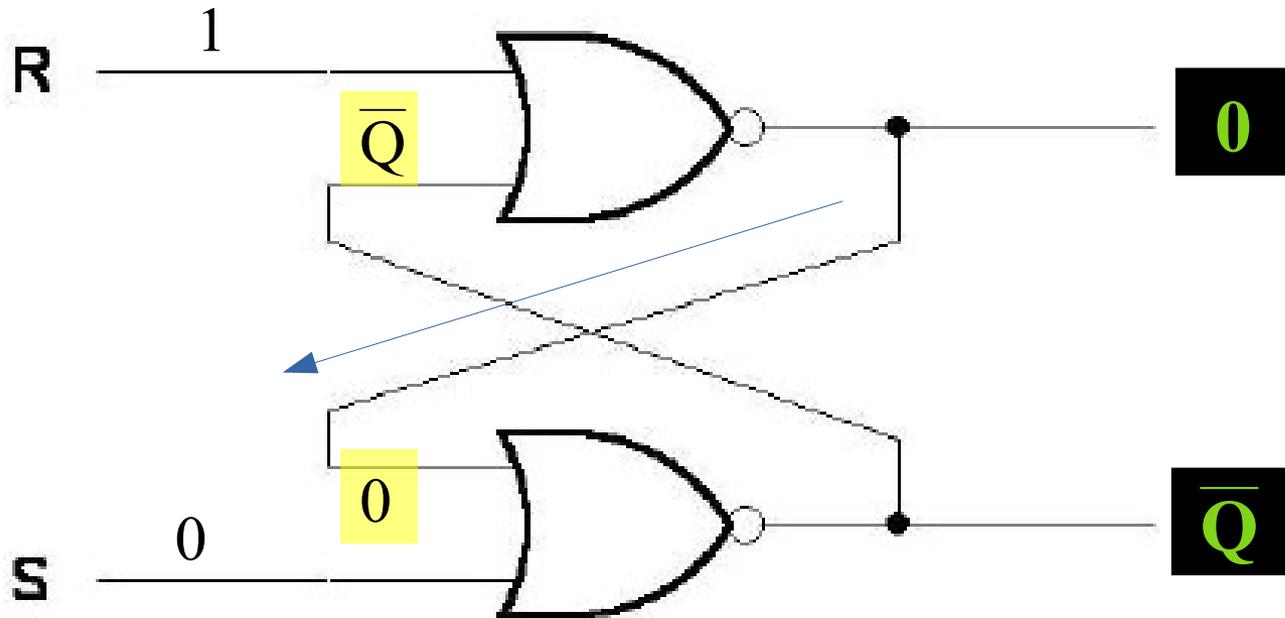
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



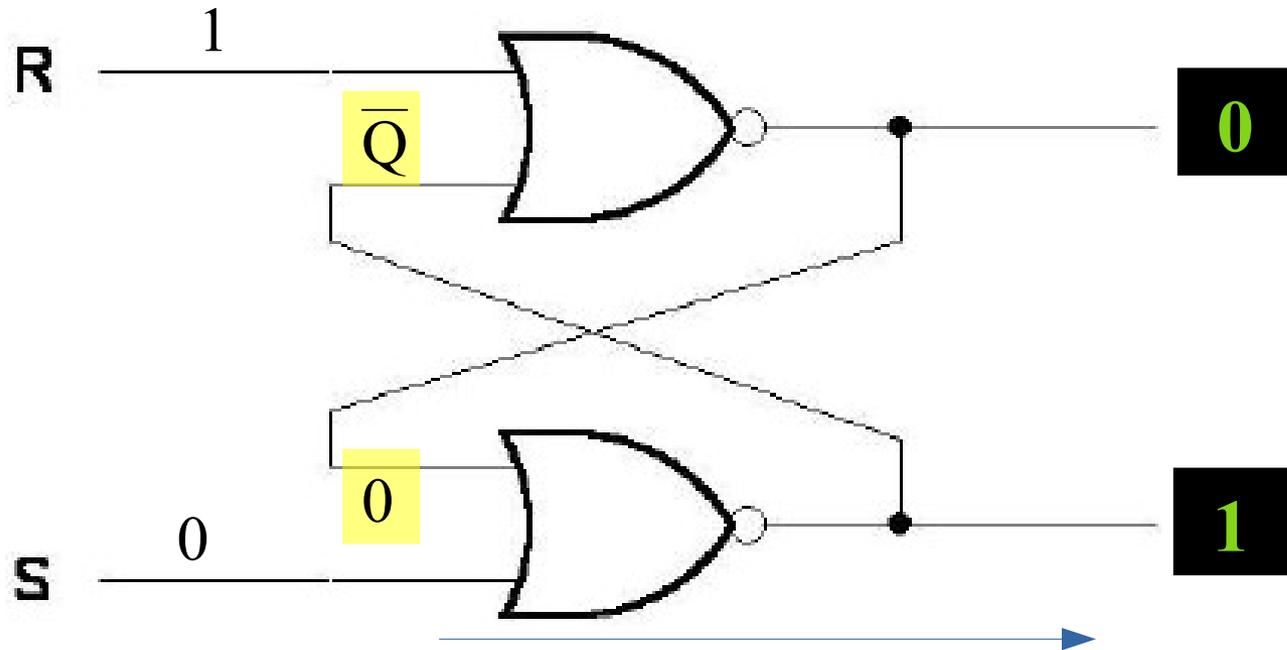
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



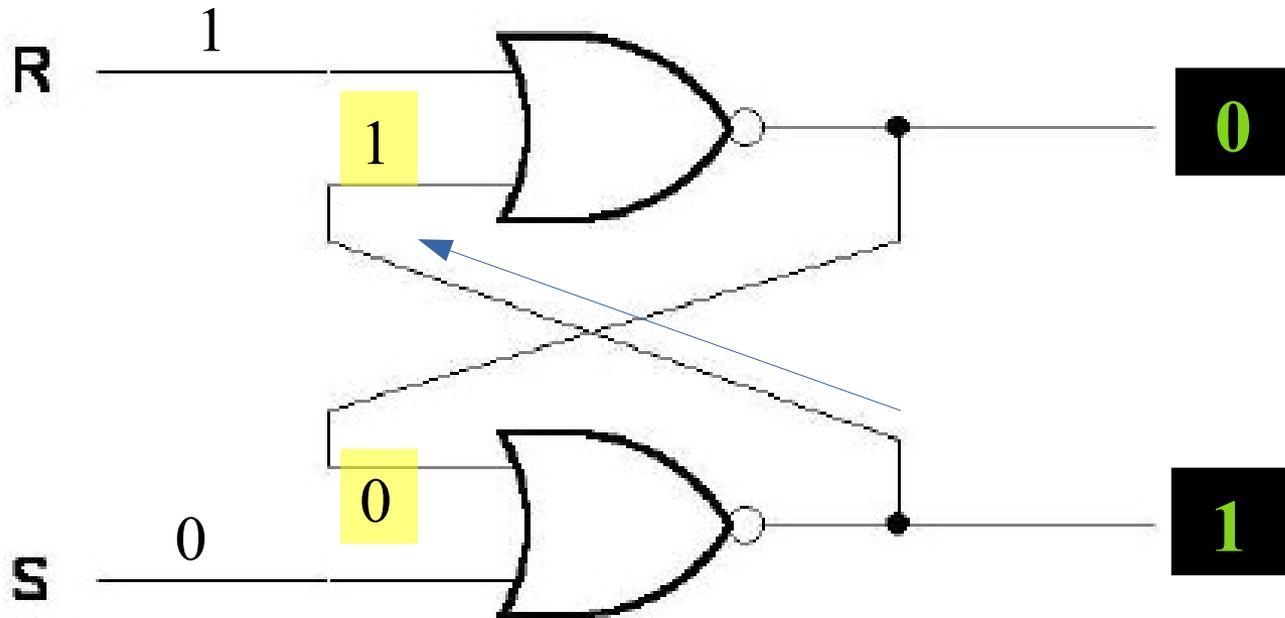
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



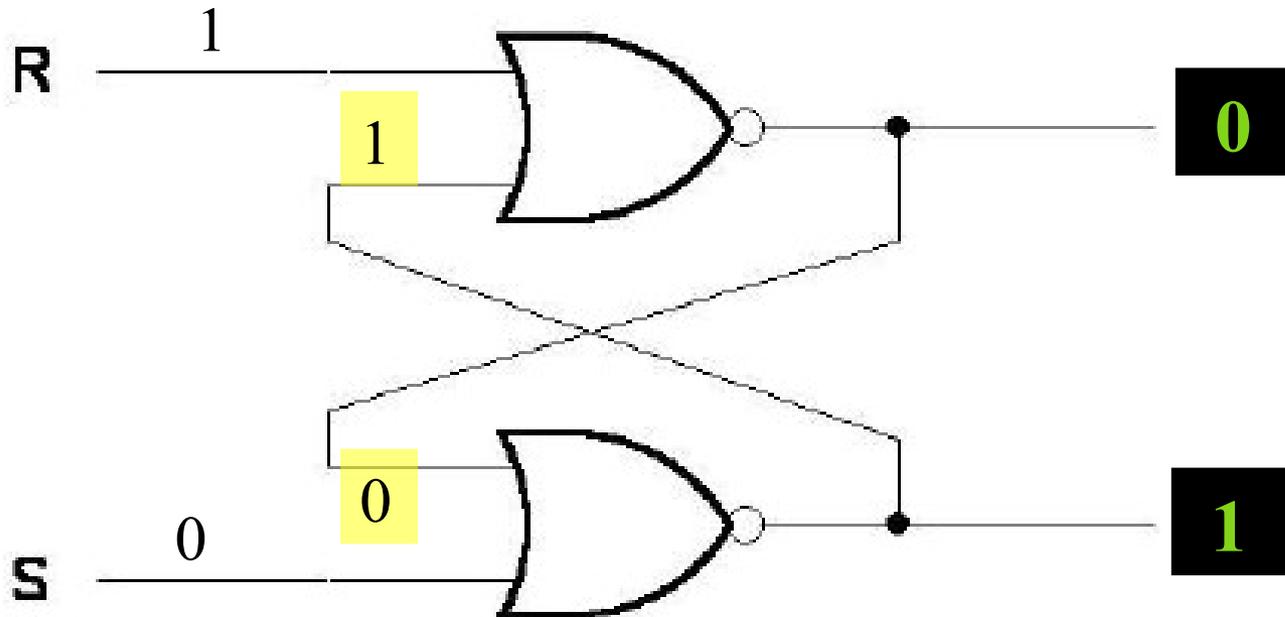
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



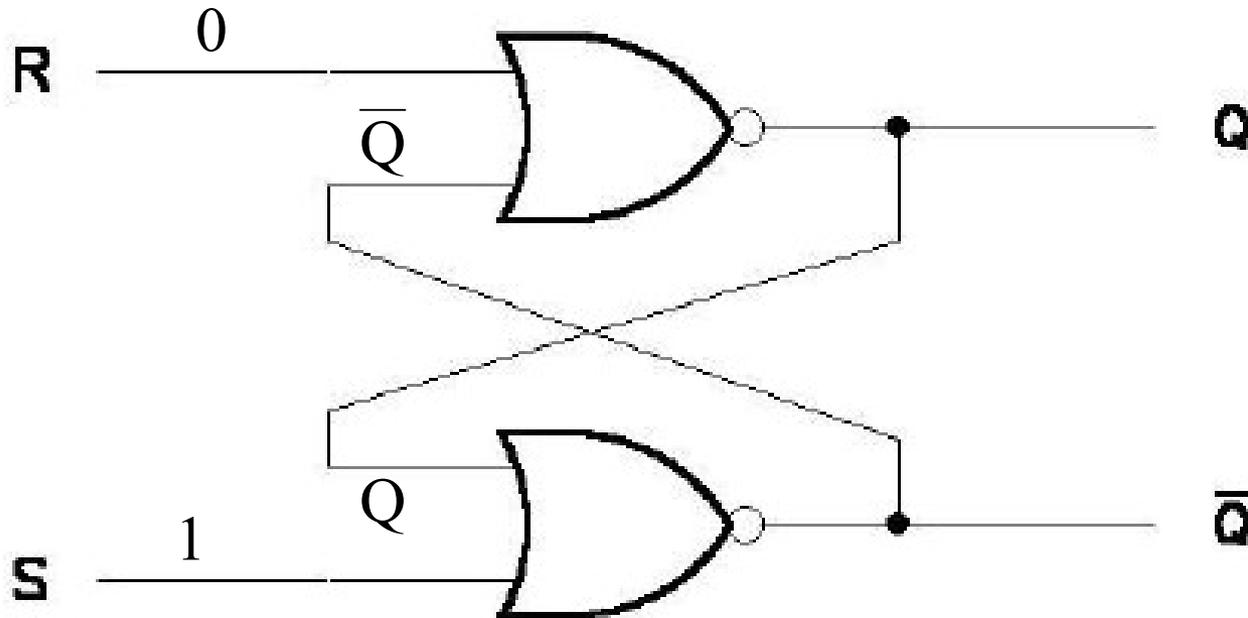
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



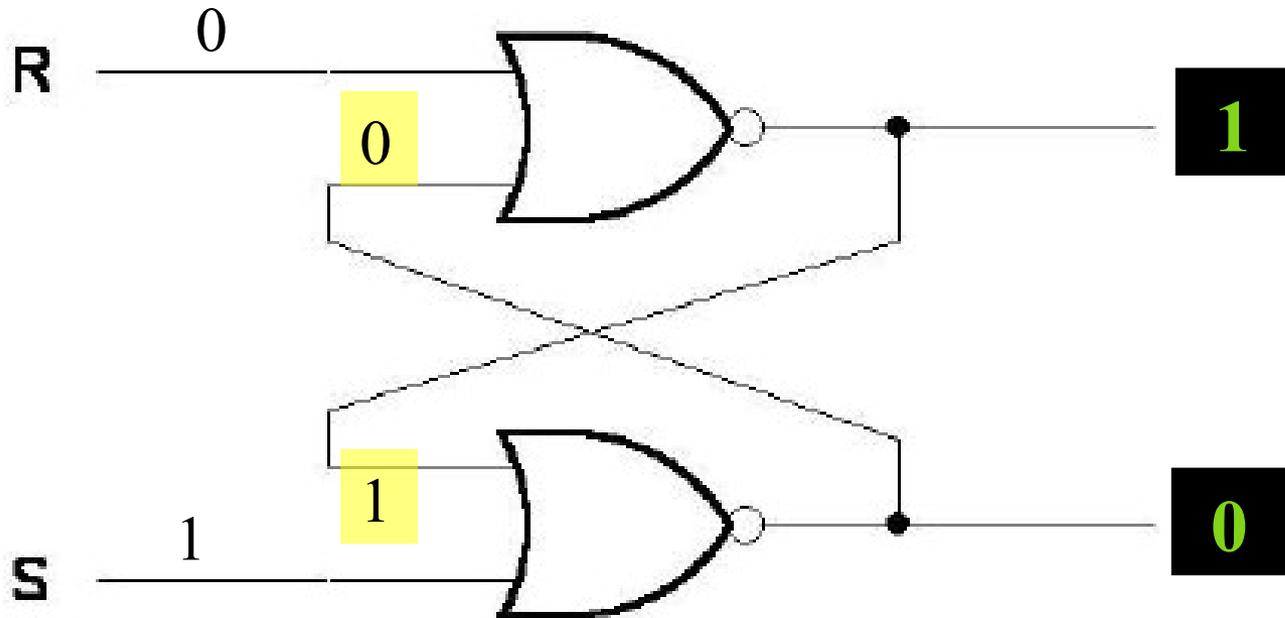
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



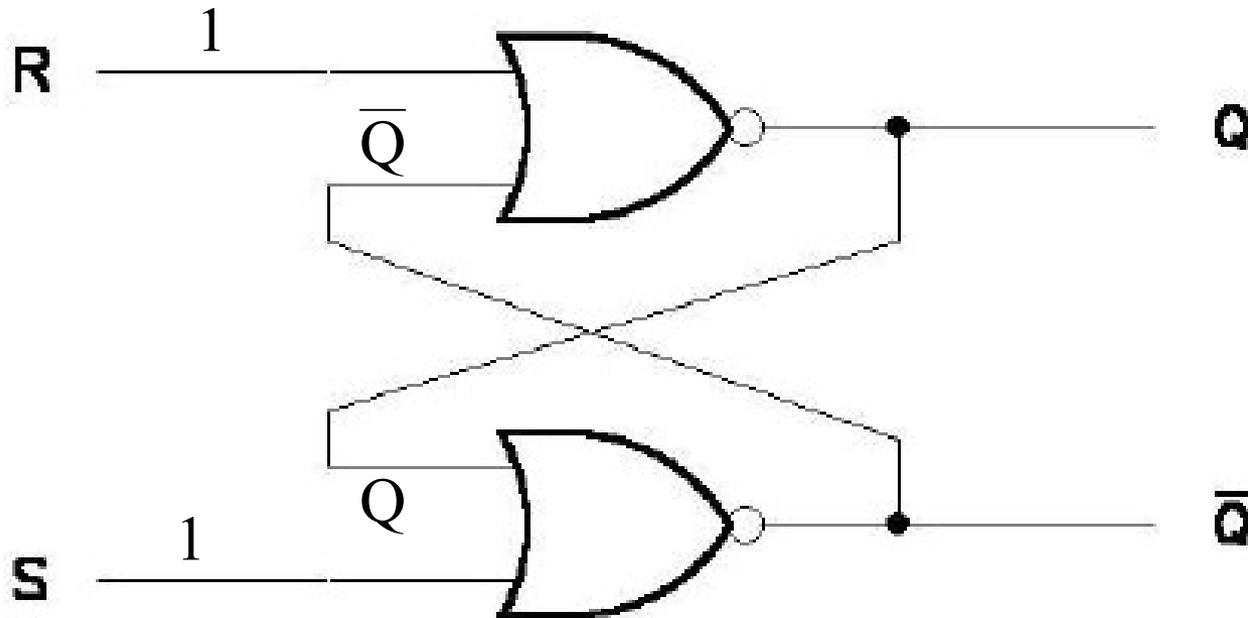
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



Flip-Flop - Diseño

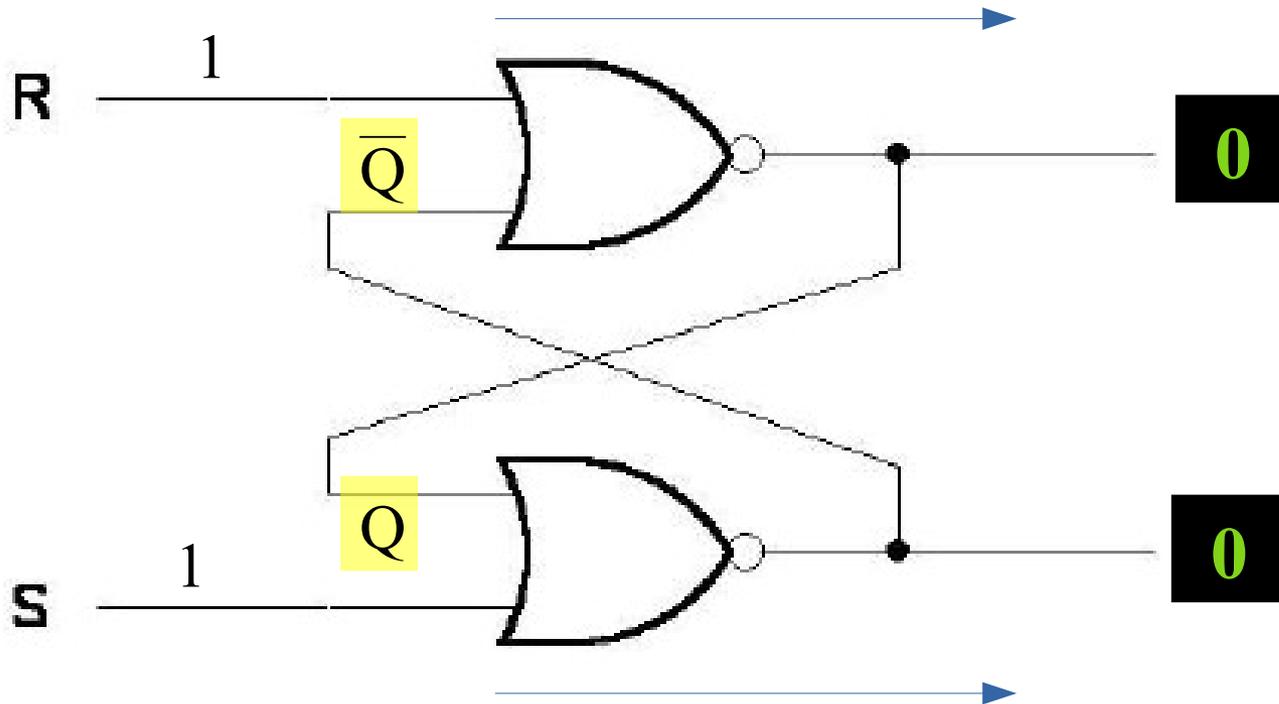
Ejemplo: FF Reset-Set (R-S) Asíncrono



¿Qué ocurre en este caso?

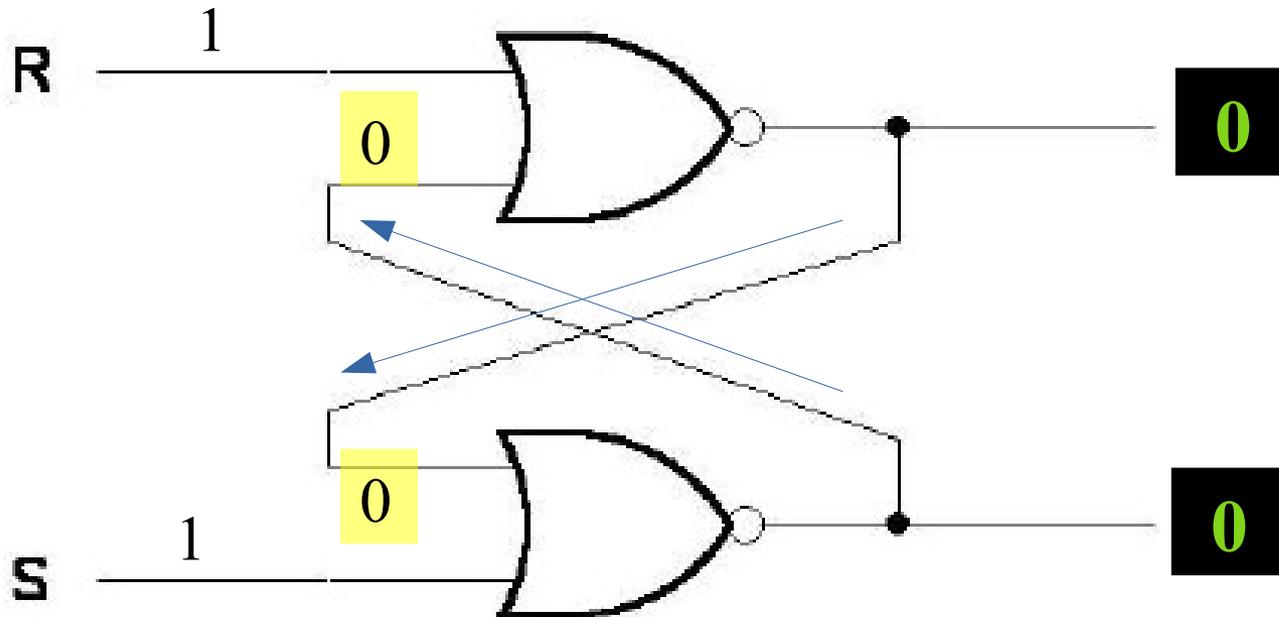
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



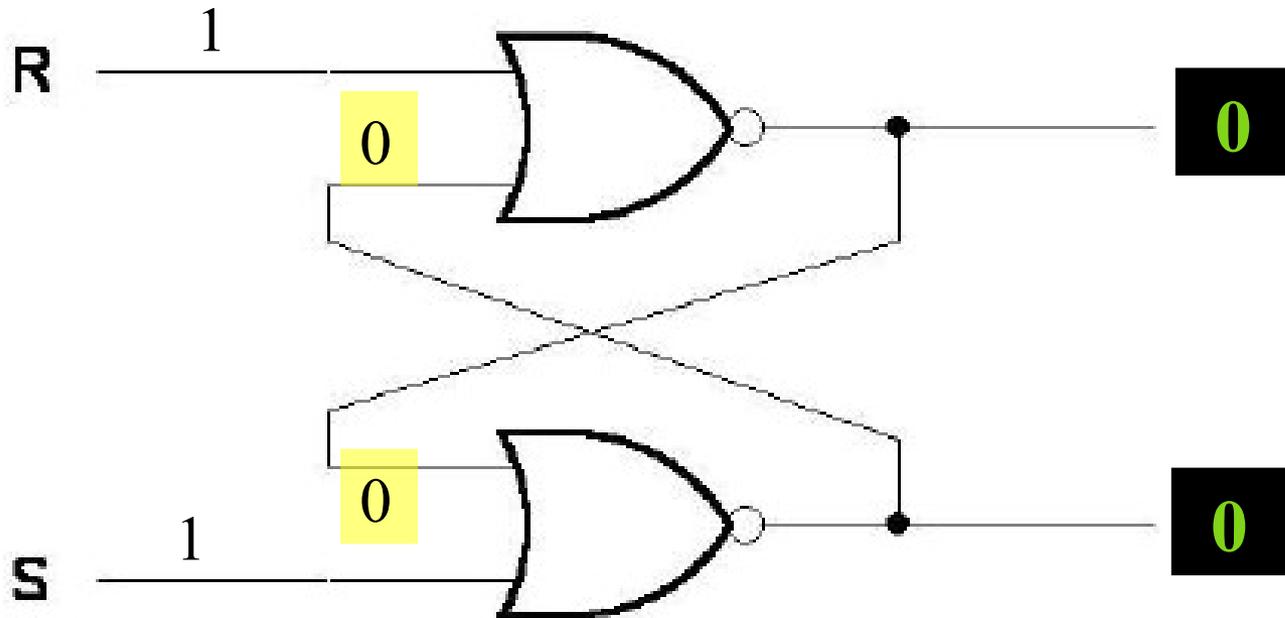
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



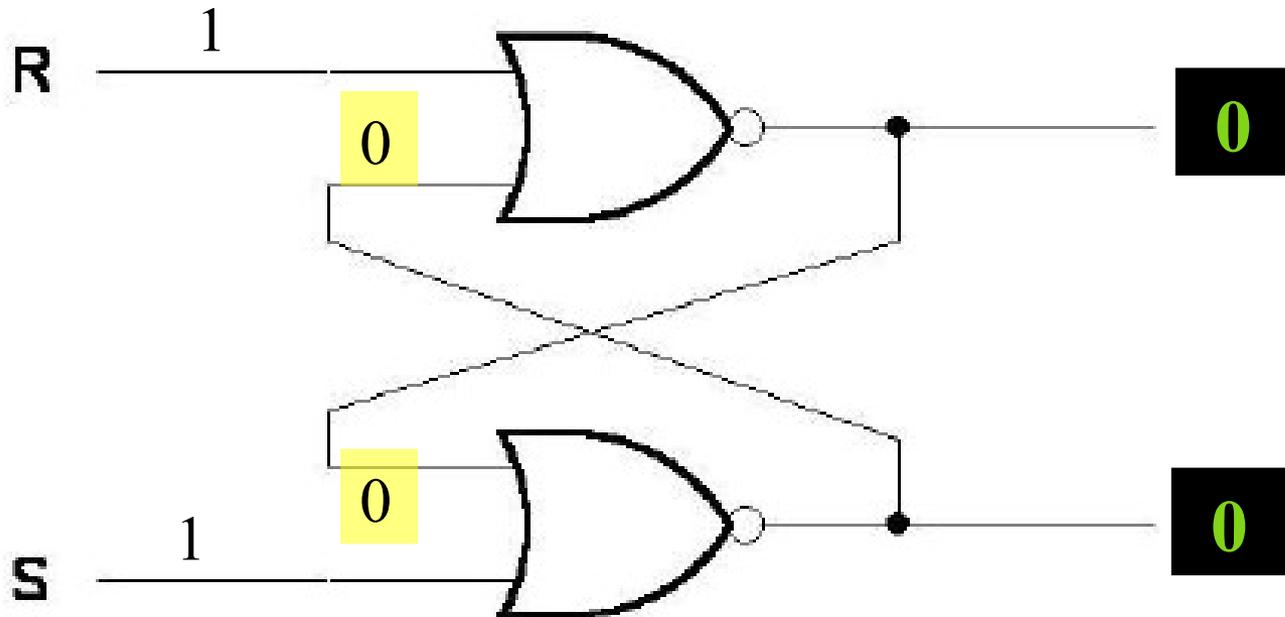
Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono



Flip-Flop - Diseño

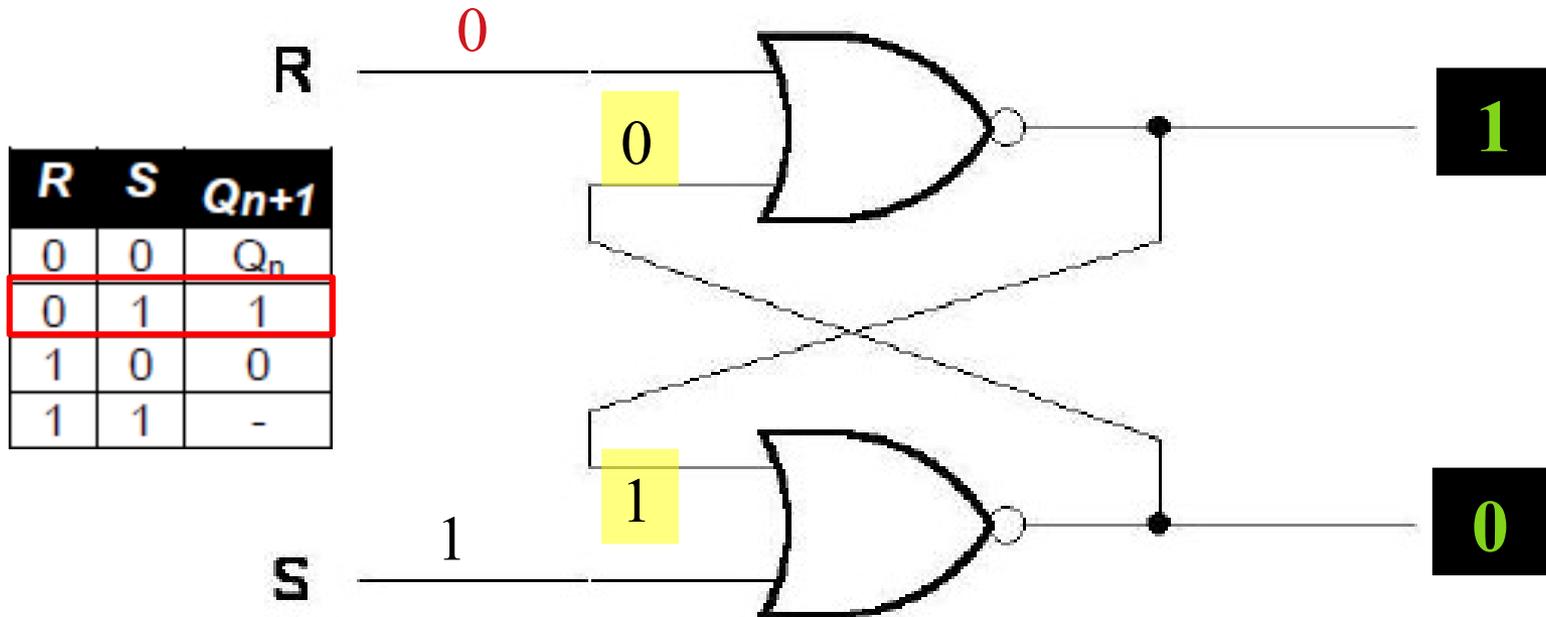
Ejemplo: FF Reset-Set (R-S) Asíncrono



¿Qué ocurre si cambia R o S?

Flip-Flop - Diseño

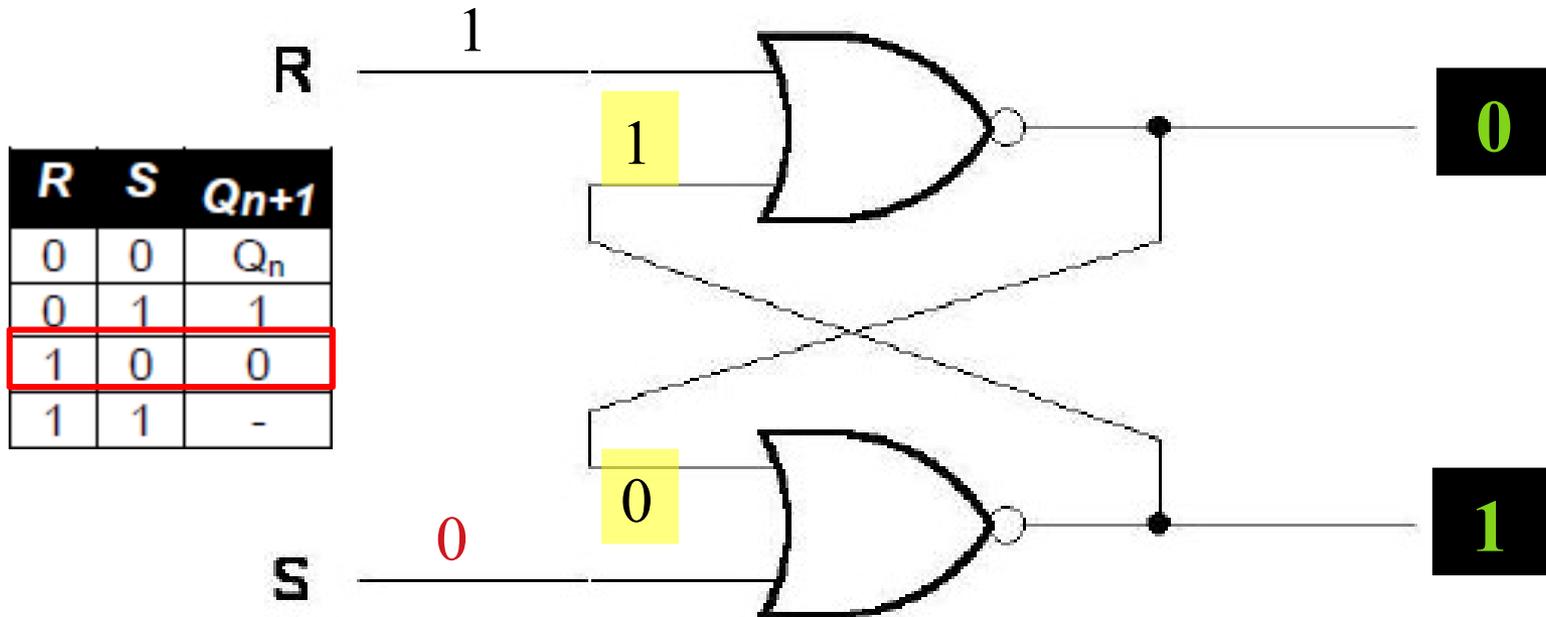
Ejemplo: FF Reset-Set (R-S) Asíncrono



Con $R \rightarrow 0$, $\text{NOR}(0,0) = 1 \rightarrow Q = 1$
¡Funcionamiento esperado!

Flip-Flop - Diseño

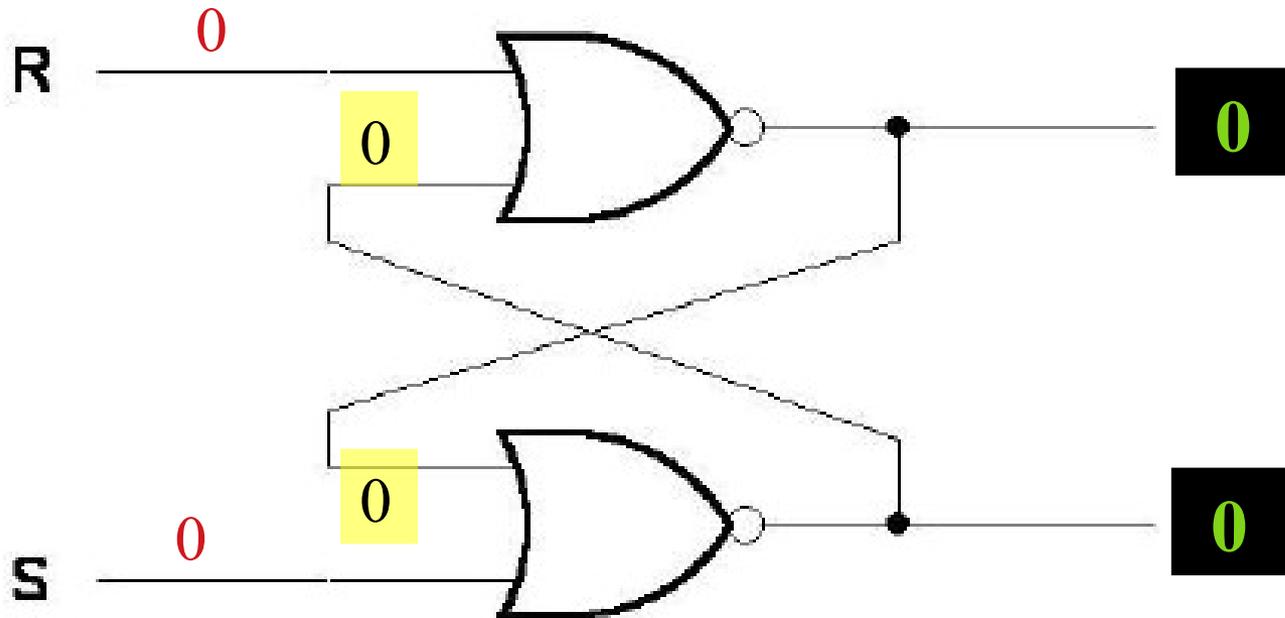
Ejemplo: FF Reset-Set (R-S) Asíncrono



Con $S \rightarrow 0$, $\text{NOR}(1,1) = 0 \rightarrow Q = 0$
¡Funcionamiento esperado!

Flip-Flop - Diseño

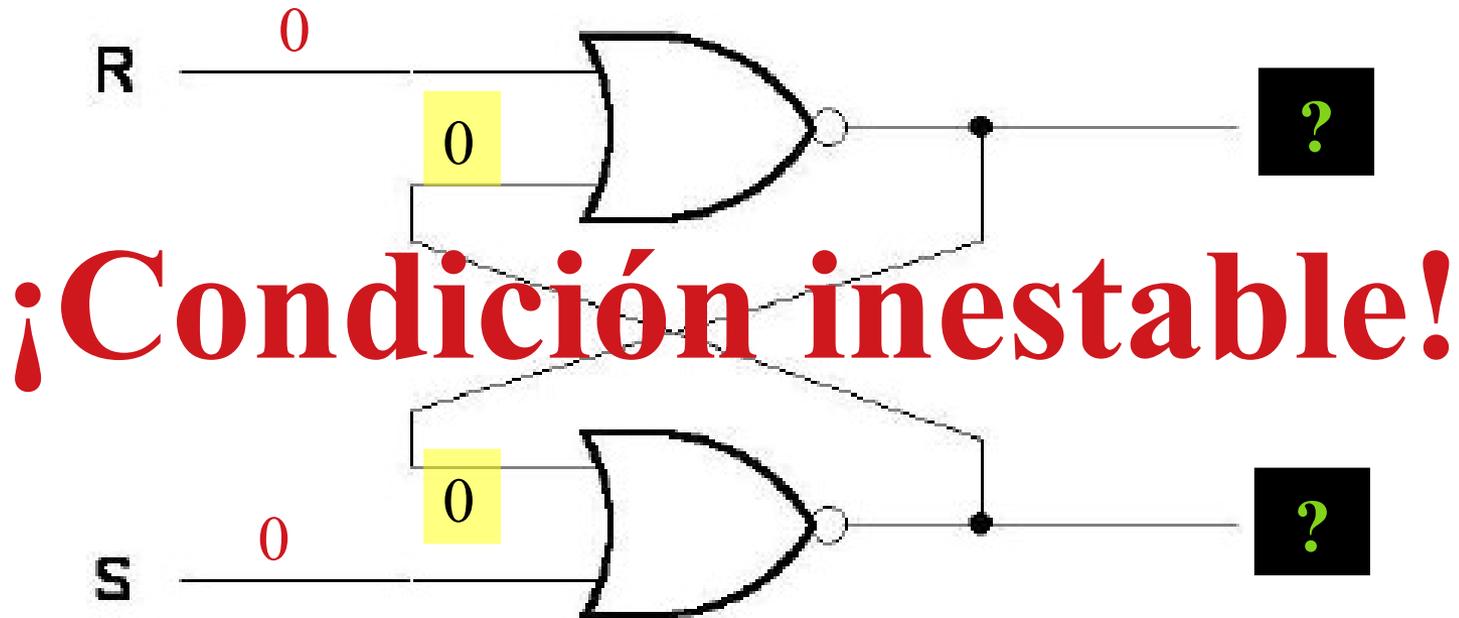
Ejemplo: FF Reset-Set (R-S) Asíncrono



¿Qué ocurre si cambian R y S a 0 en simultáneo?

Flip-Flop - Diseño

Ejemplo: FF Reset-Set (R-S) Asíncrono

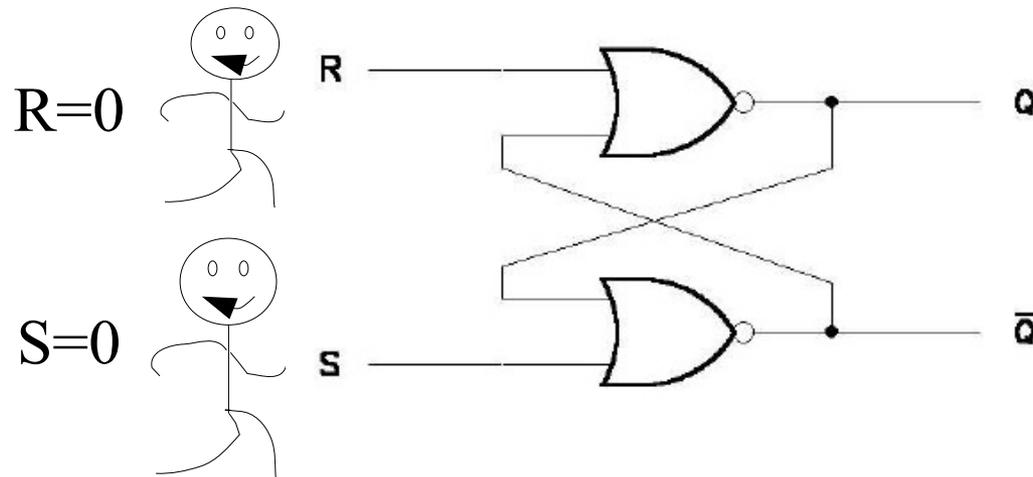


¿Qué ocurre si cambian R y S a 0 en simultáneo?

Flip-Flop - Diseño

Modo fundamental

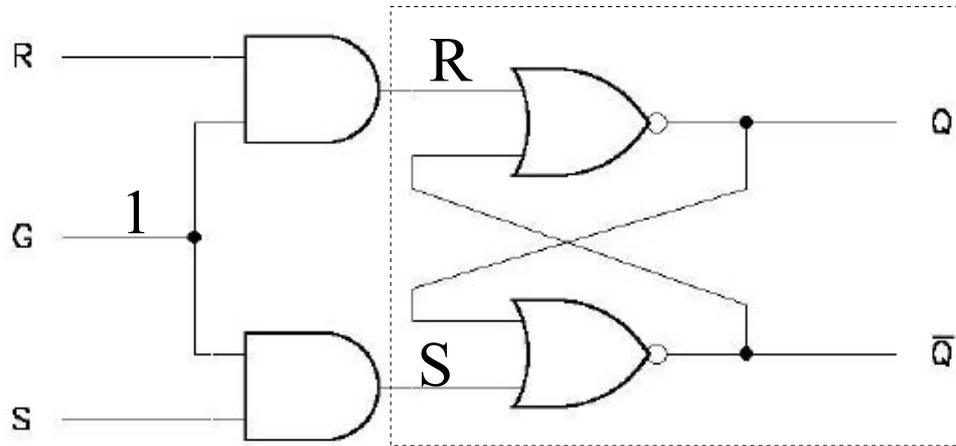
- La probabilidad de que ocurran dos cambios en simultáneo es nula.
- En el caso anterior, o bien R baja primero, o S lo hace. Por lo que el estado quedará determinado por la señal que bajó antes.



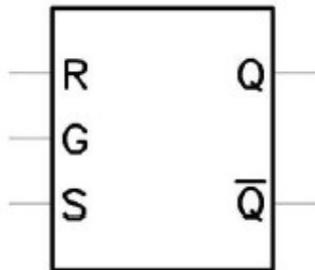
Flip-Flop - Diseño

Flip-Flop R-S síncrono – Por nivel

R	S	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	-



FF-RS asíncrono



Por nivel

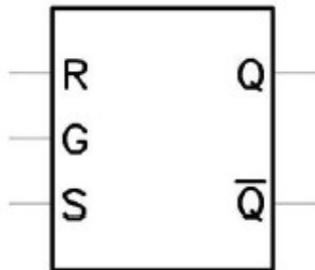
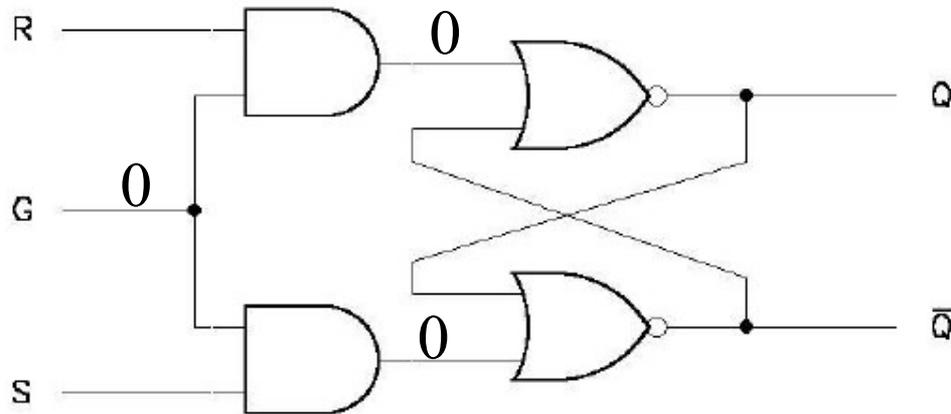


**Funciona como un FF-RS
asíncrono si $G = 1$**

Flip-Flop - Diseño

Flip-Flop R-S síncrono – Por nivel

R	S	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	-

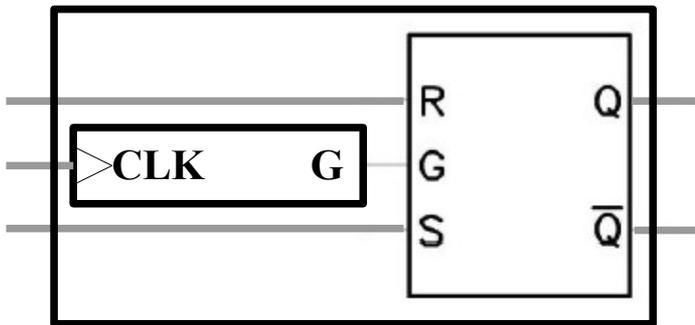


Por nivel

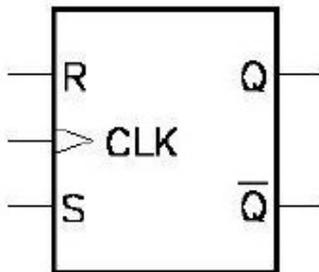
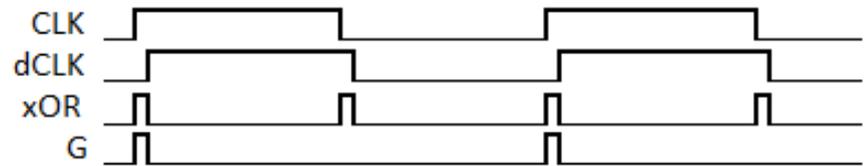
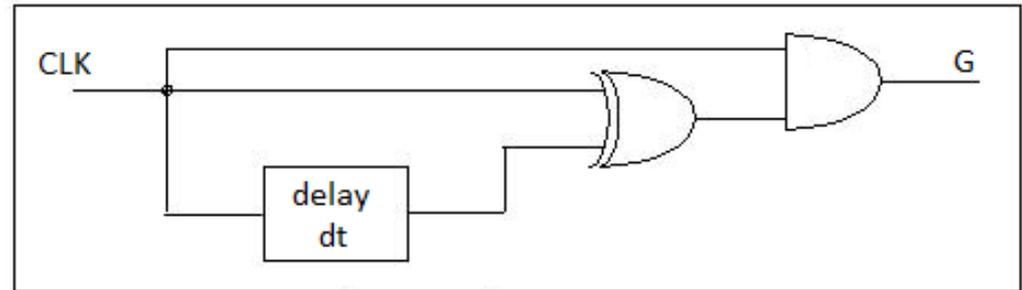
Funciona como un FF-RS
asíncrono si $G = 1$
**Si $G = 0$ permanece
bloqueado**

Flip-Flop - Diseño

Flip-Flop R-S síncrono – por flanco



Detector de flancos de subida



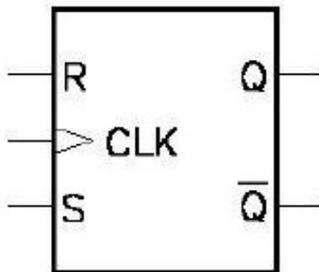
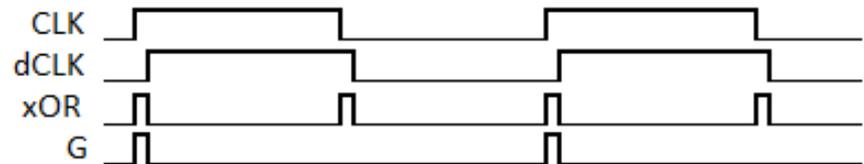
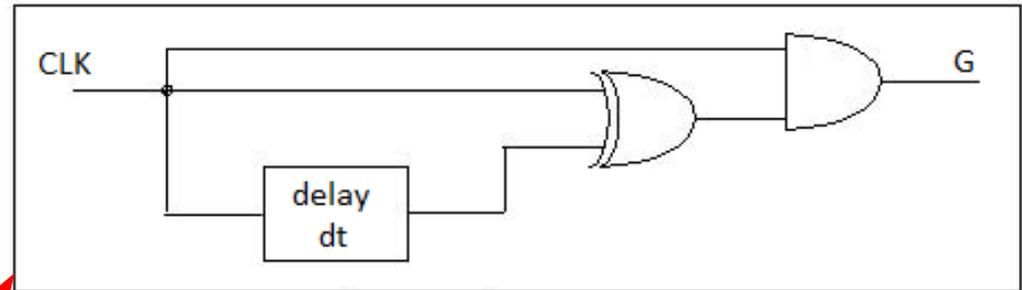
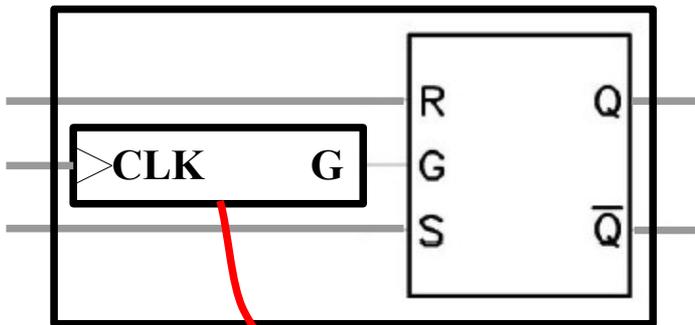
Los cambios ocurren en los flancos de subida de CLK

Por flanco

Flip-Flop - Diseño

Flip-Flop R-S síncrono – por flanco

Detector de flancos de subida

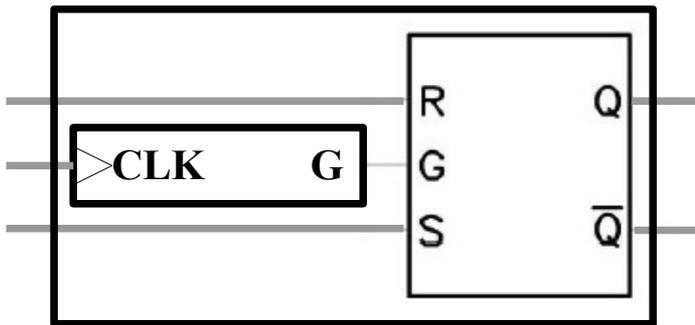


Los cambios ocurren en los flancos de subida de CLK

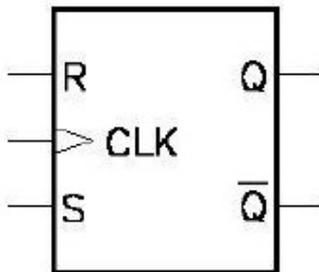
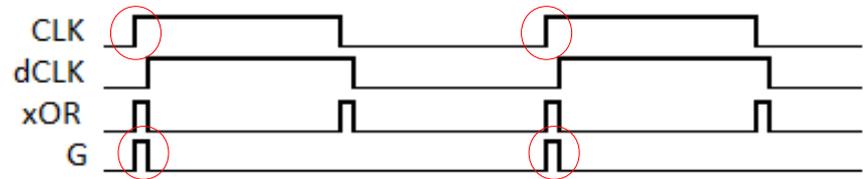
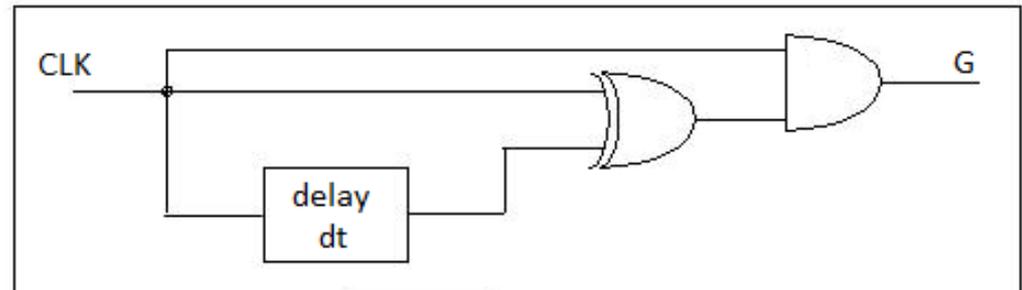
Por flanco

Flip-Flop - Diseño

Flip-Flop R-S síncrono – por flanco



Detector de flancos de subida



Los cambios ocurren en los flancos de subida de CLK

Por flanco

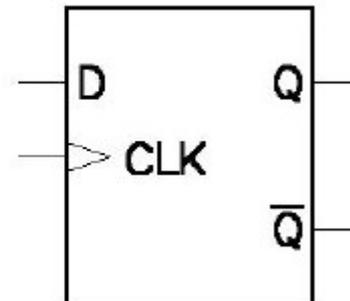
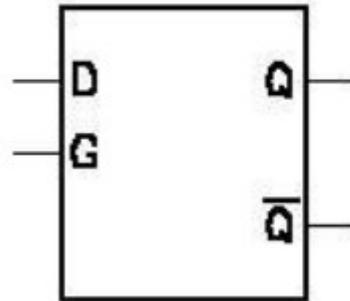
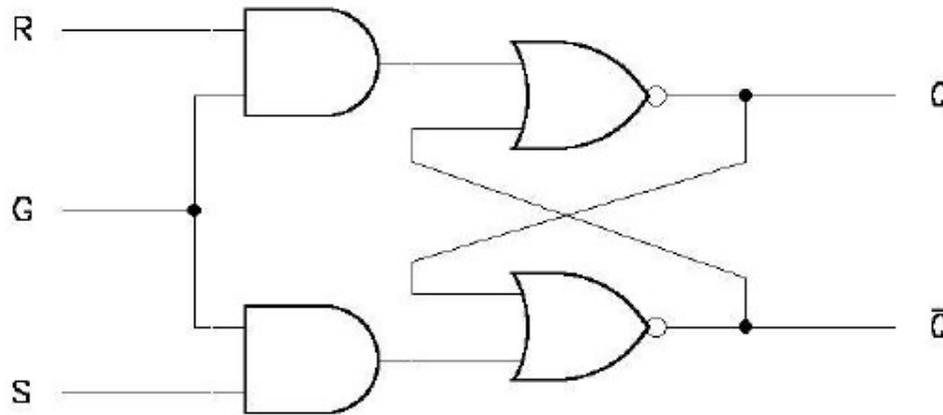
Índice

- Introducción: Circuitos secuenciales
 - Repaso: Circuitos combinatorios
 - Definición
- Flip-Flop – Introducción
 - Definición
 - Clasificación por tipo de salida
- Flip-Flop – Diseño
 - Ejemplo – FF-RS asíncrono
 - Ejemplo – FF-RS síncrono
- **Tipos de Flip-Flop**
 - Flip-Flop RS
 - Flip-Flop D
 - Flip-Flop T
 - Flip-Flop JK
 - Flip-Flop J-K como flip-flop universal
- Tipo de entradas de un FF en Quartus
 - Entradas set y clear
 - Entradas de CLK y habilitación

Tipos de Flip-Flop

Flip-Flop R-S (Reset-Set)

R	S	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	-

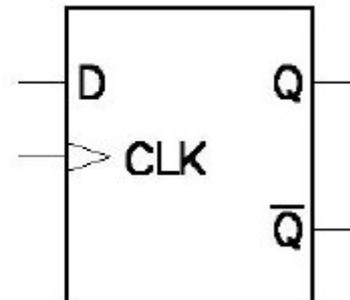
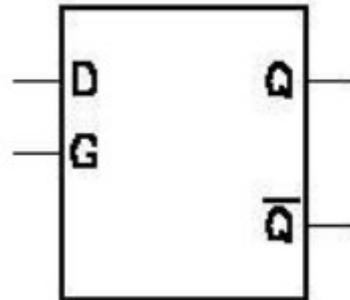
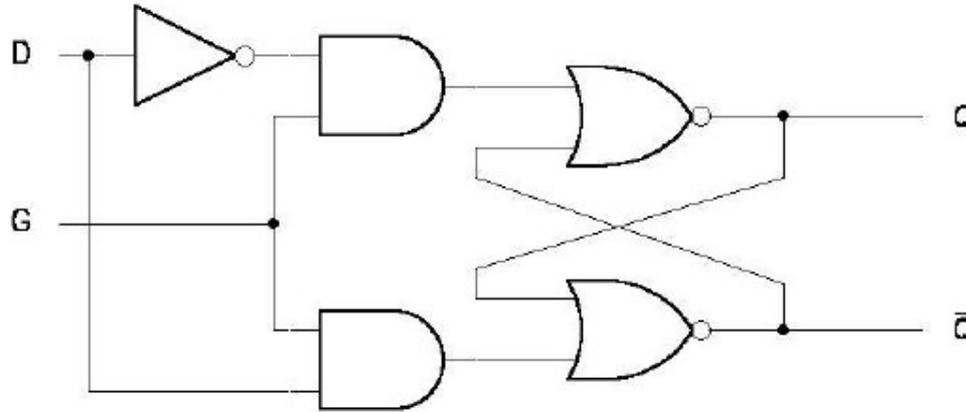


Tipos de Flip-Flop

Flip-Flop D (Data)

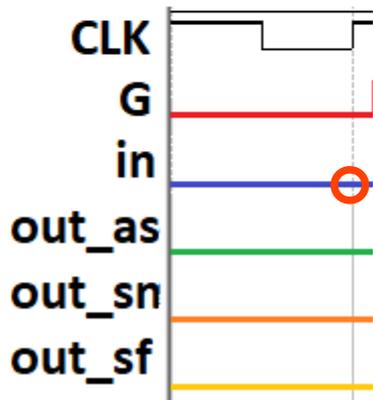
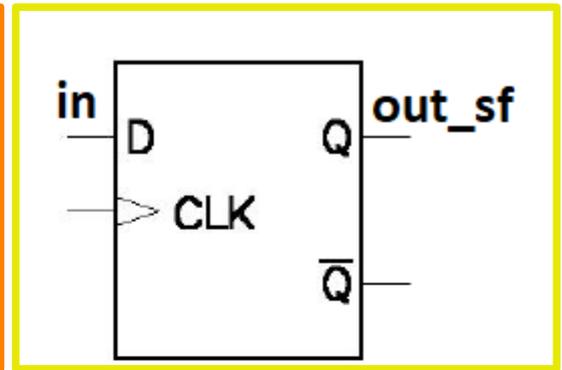
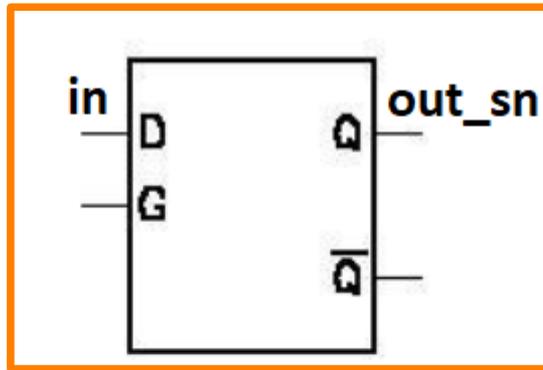
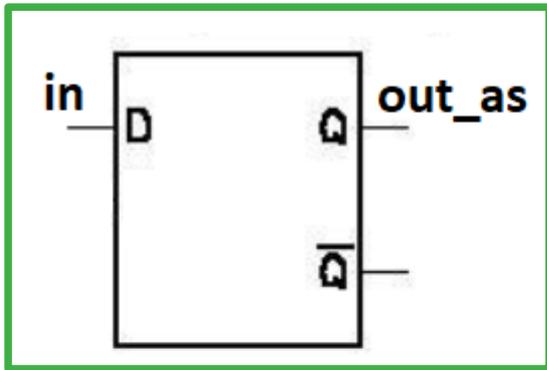
D	Q_{n+1}
0	0
1	1

$$Q_{n+1} = D_n$$



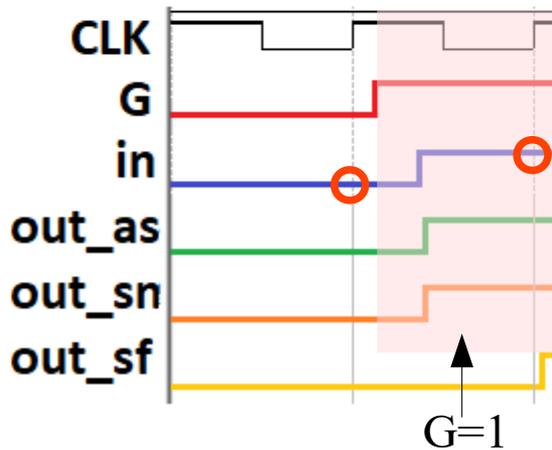
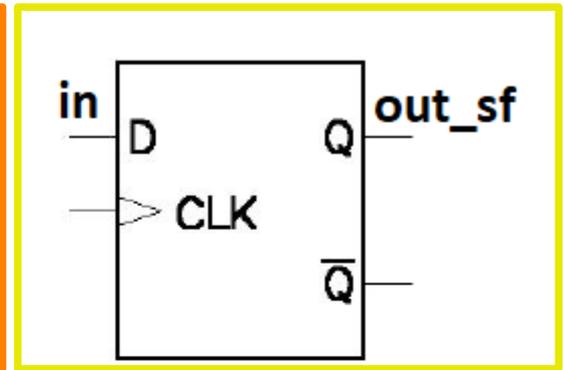
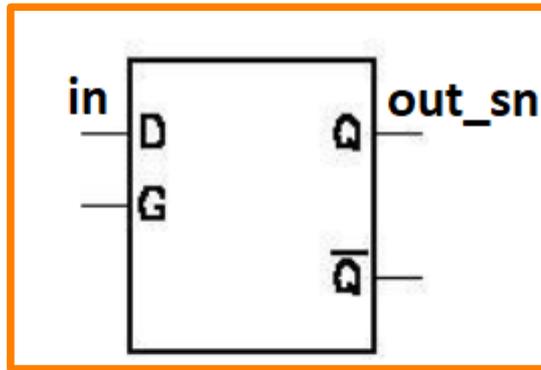
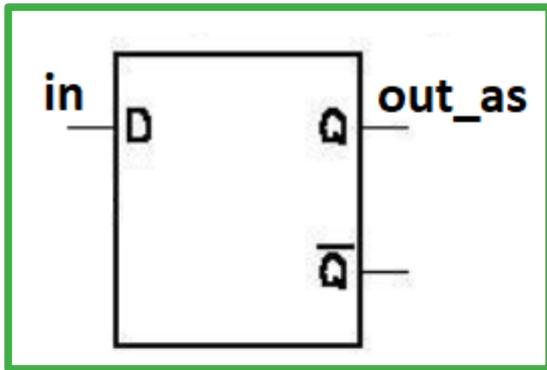
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



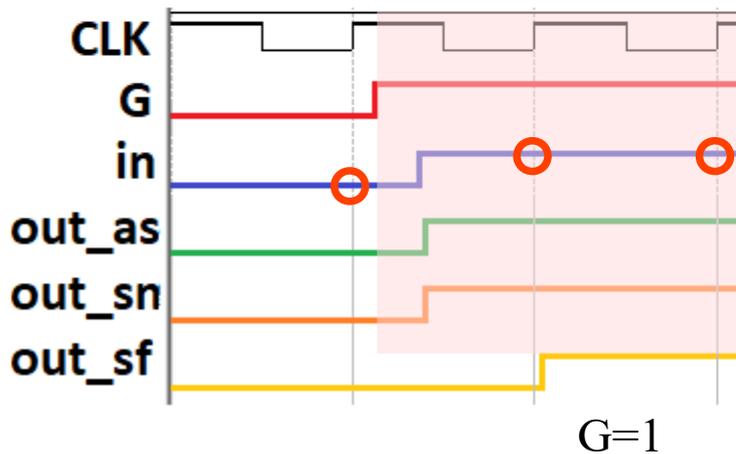
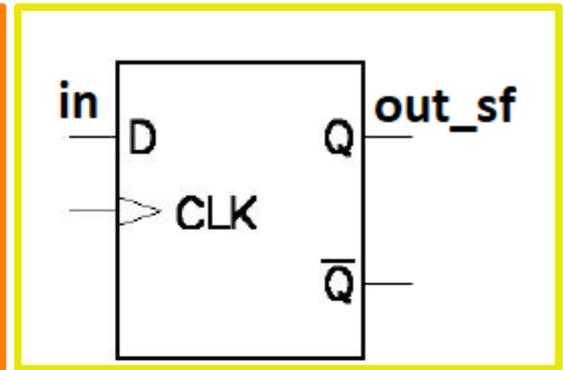
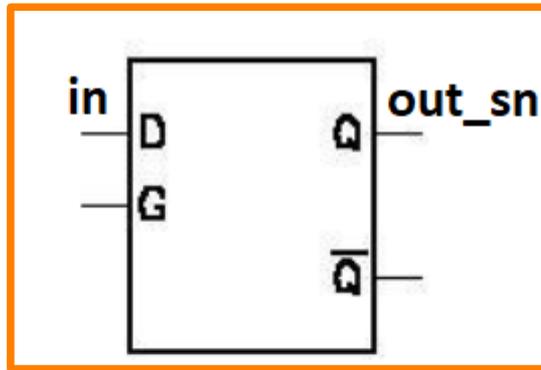
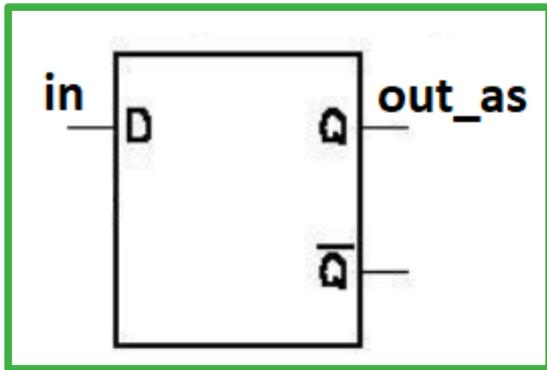
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



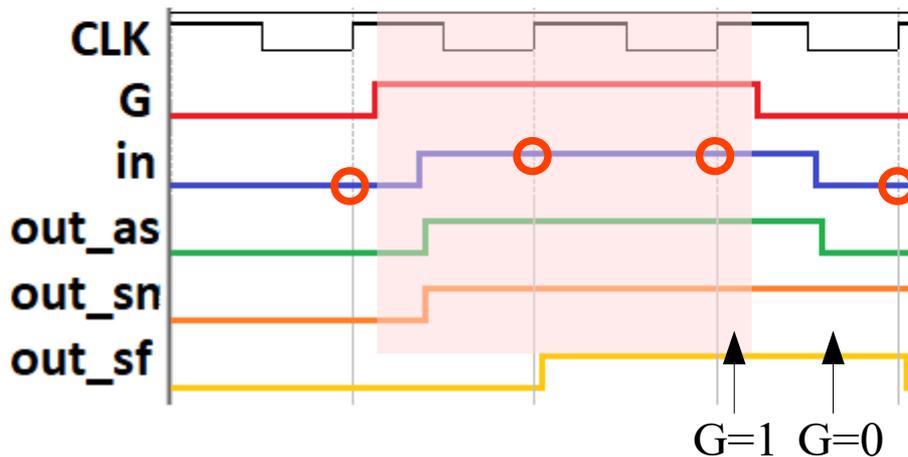
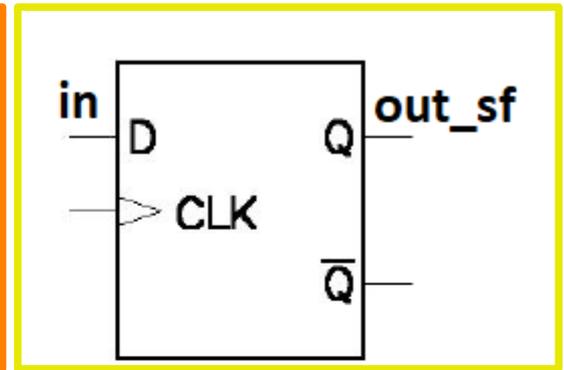
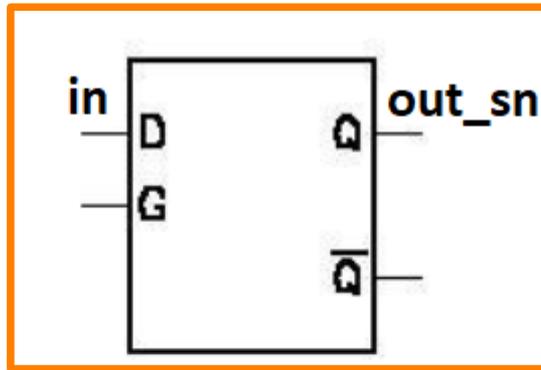
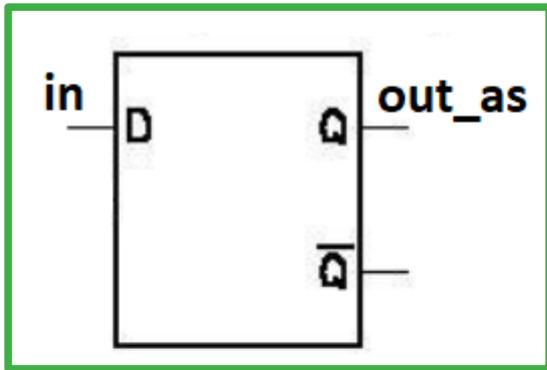
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



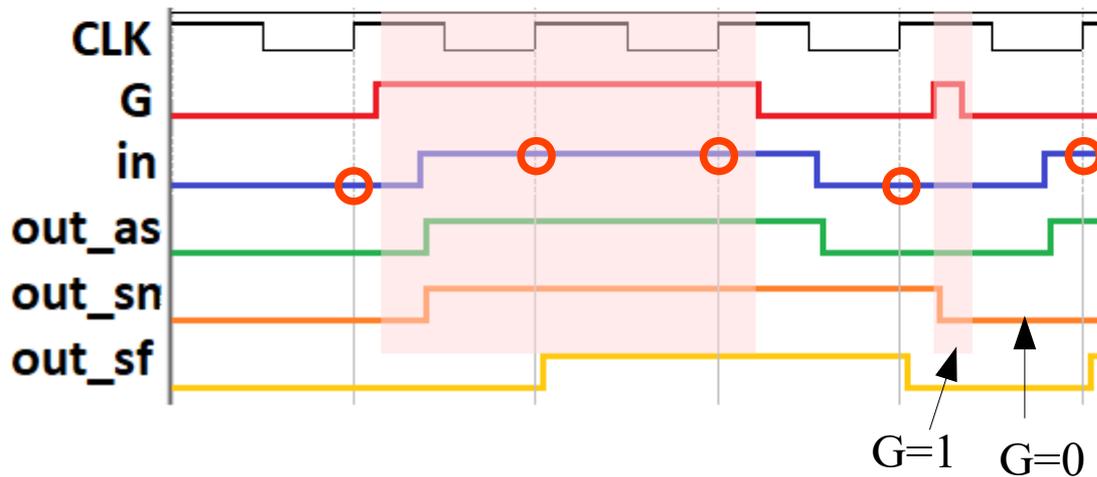
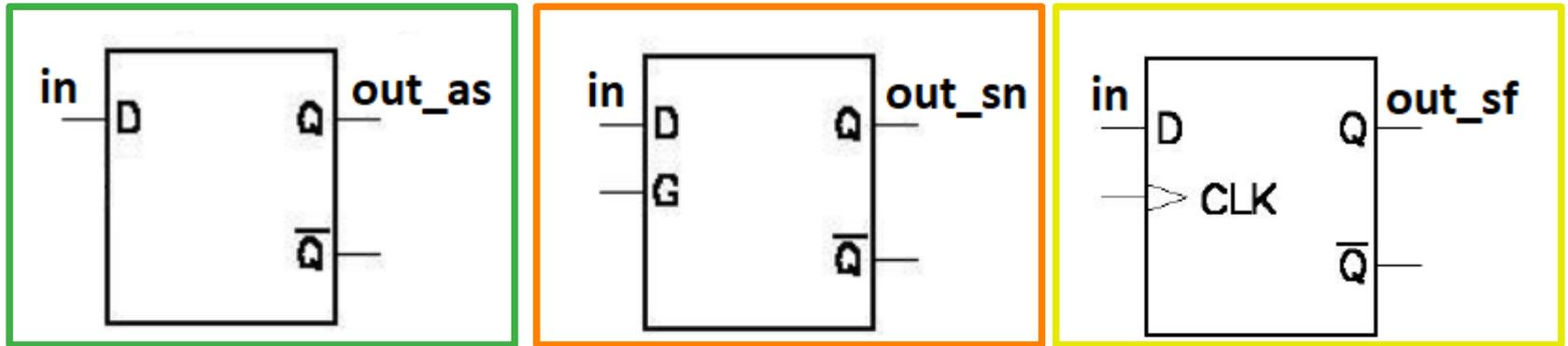
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



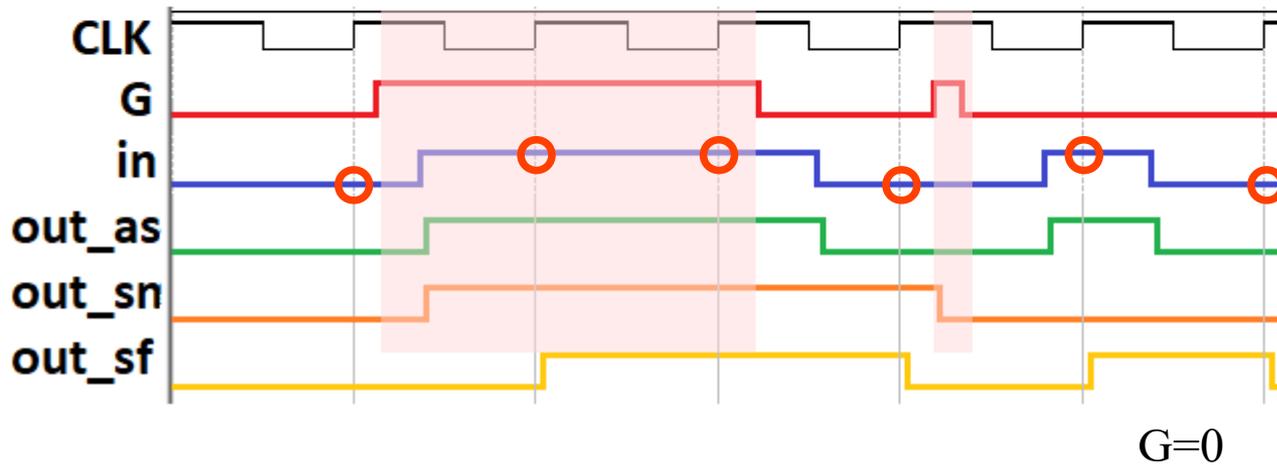
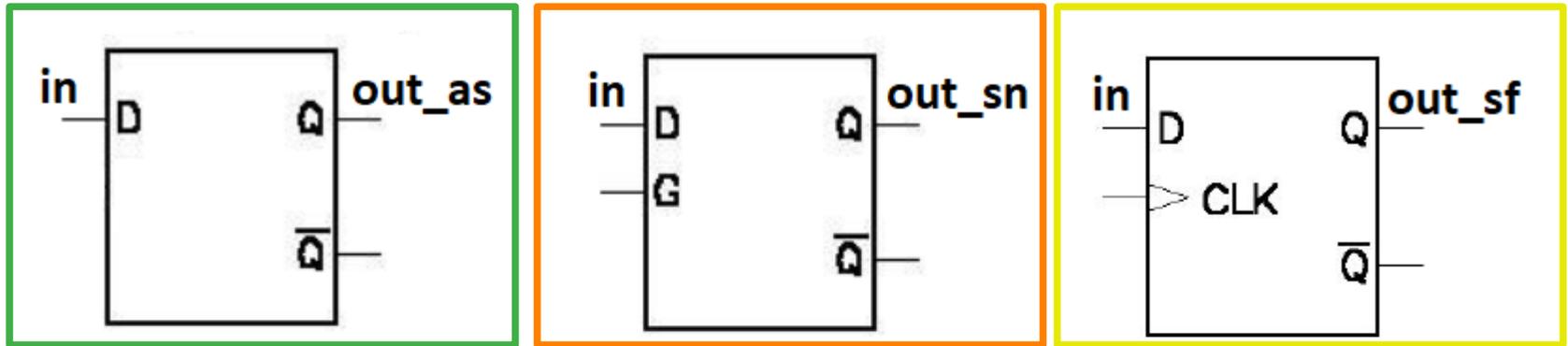
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



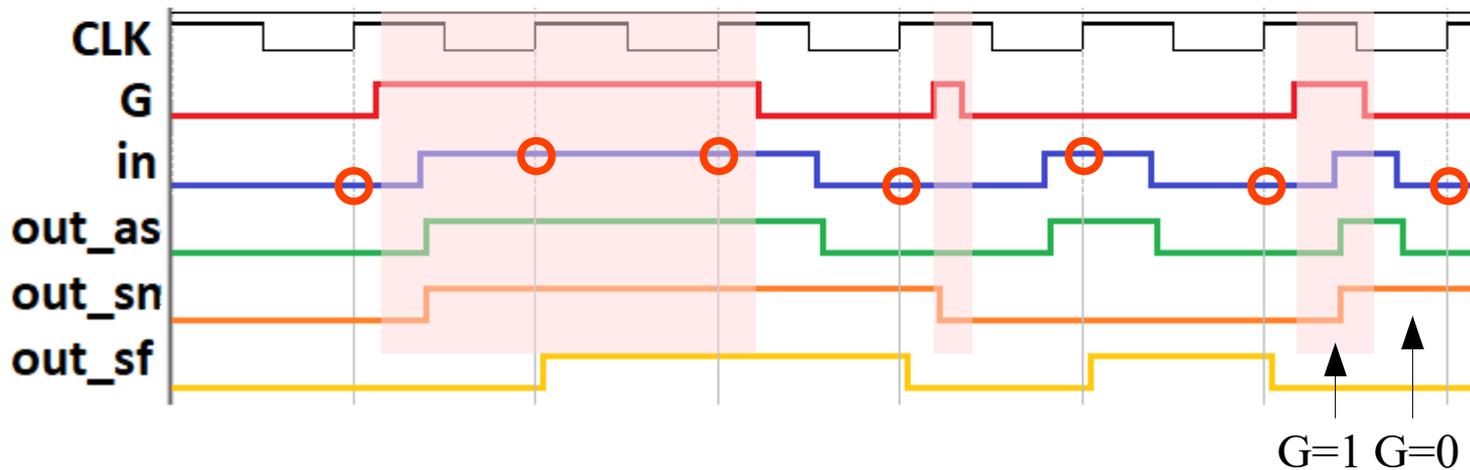
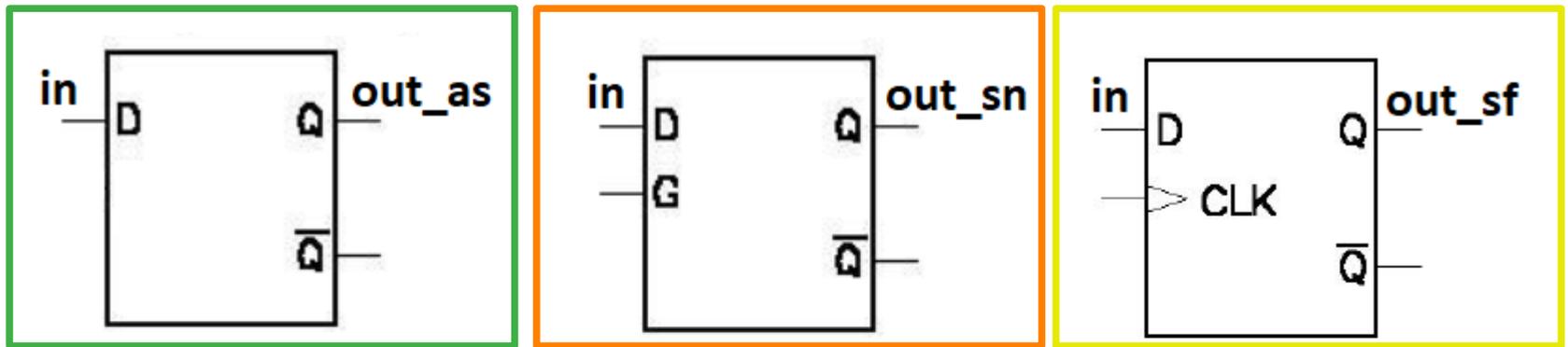
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



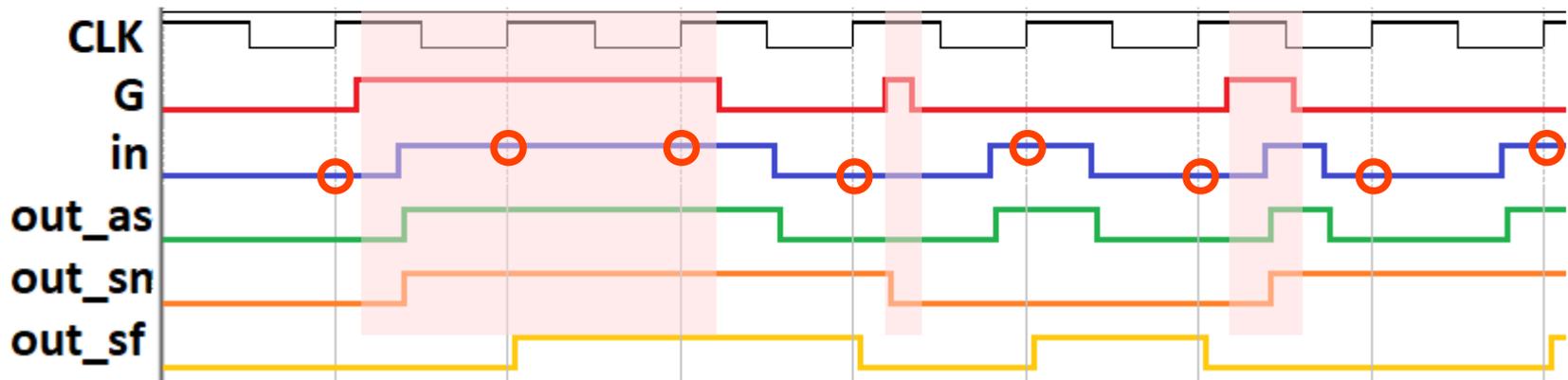
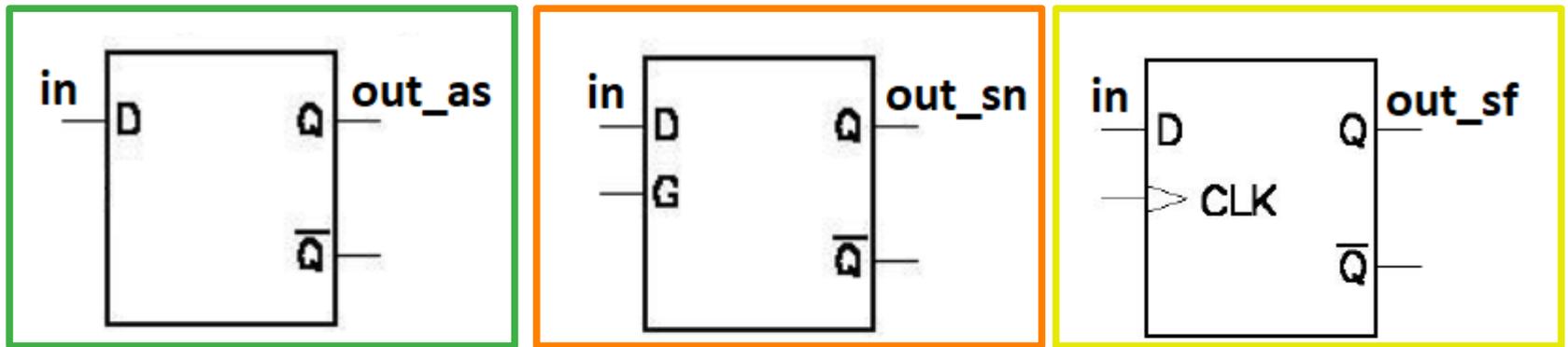
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



Tipos de Flip-Flop

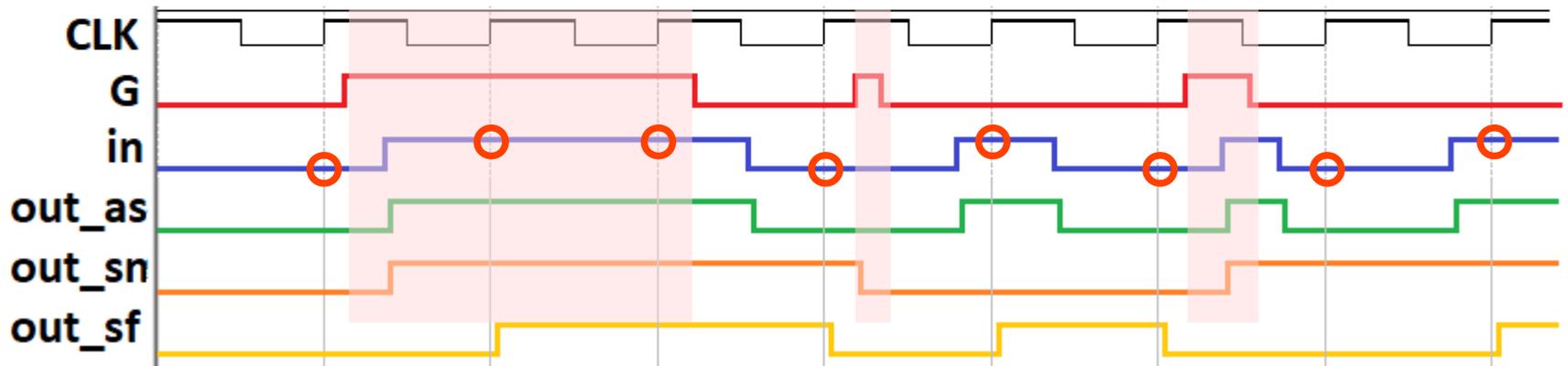
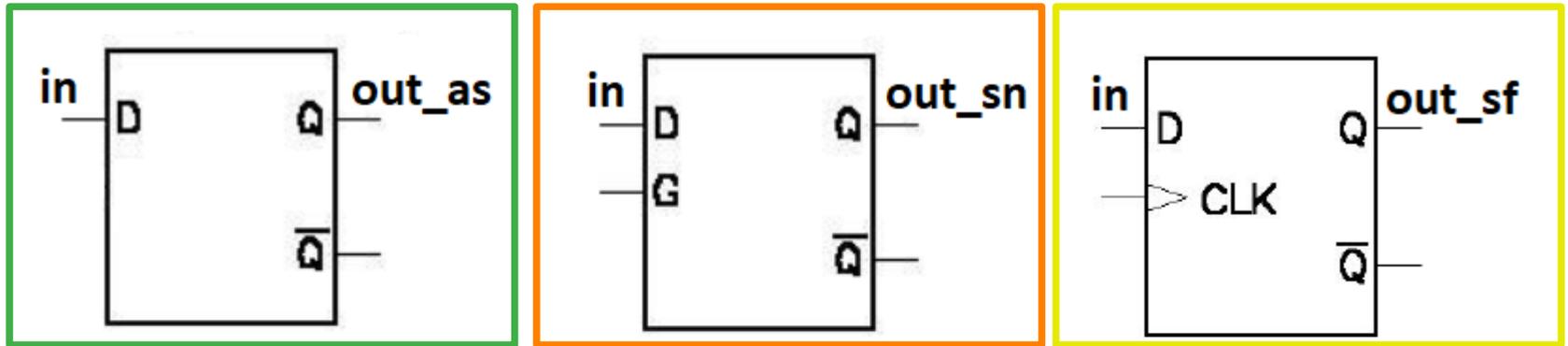
FF-D – Funcionamiento dinámico



G=0

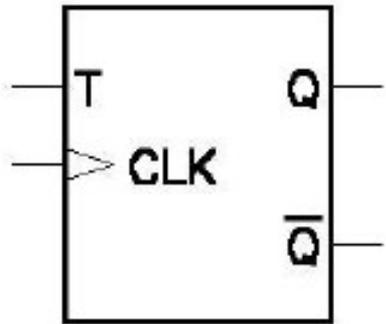
Tipos de Flip-Flop

FF-D – Funcionamiento dinámico



Flip-Flop - Diseño

Flip-Flop T (Toggle)

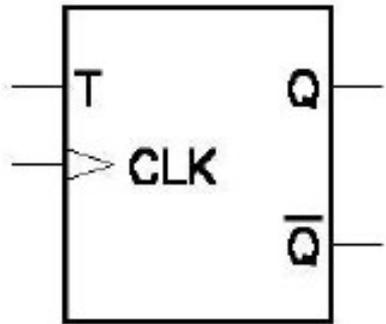


T	Q_{n+1}
0	Q _n
1	\overline{Q}_n

$$Q_{n+1} = Q_n \overline{T} + \overline{Q}_n T$$

Flip-Flop - Diseño

Flip-Flop T (Toggle)



T	Q_{n+1}
0	Q_n
1	$\overline{Q_n}$

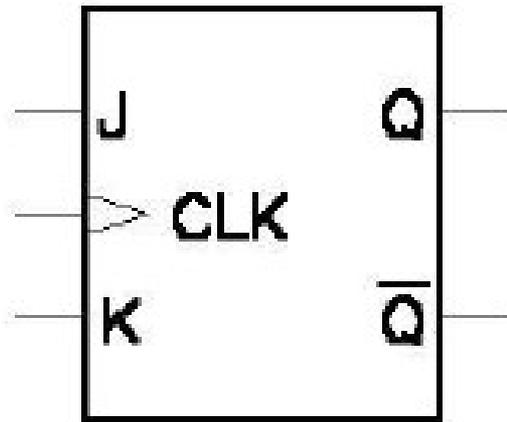
$$Q_{n+1} = Q_n \overline{T} + \overline{Q_n} T$$

Si $T = 0$, mantiene el valor de la salida

Si $T = 1$, invierte el valor de la salida

Flip-Flop

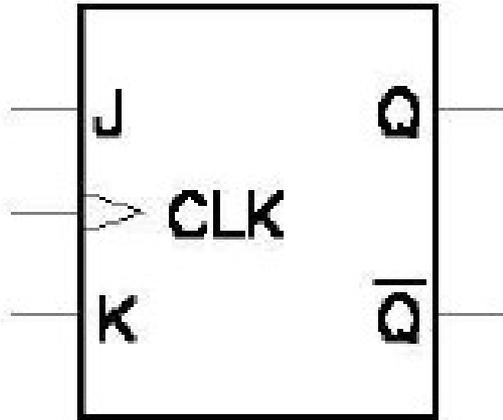
FF-JK síncrono



J	K	Q _n	Q _{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Flip-Flop

FF-JK síncrono

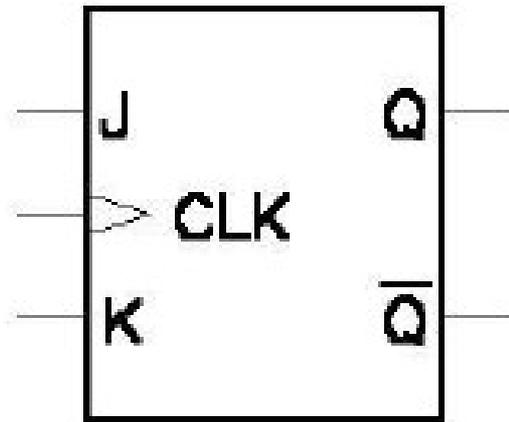


J	K	Q_n	Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

EJERCICIO: Encuentre la ecuación característica considerando a Q_{n+1} como salida

Flip-Flop

FF-JK síncrono



J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

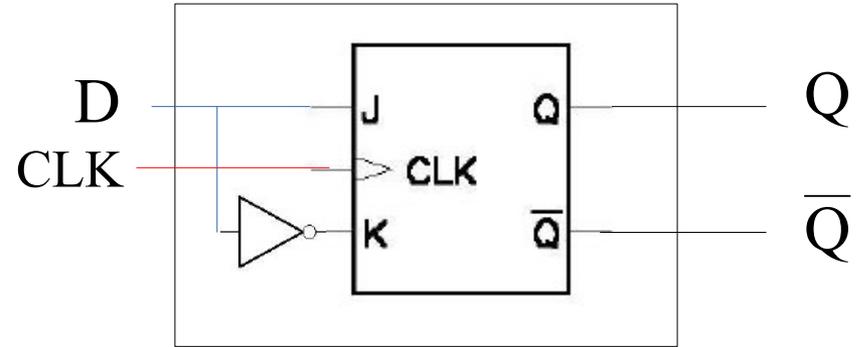
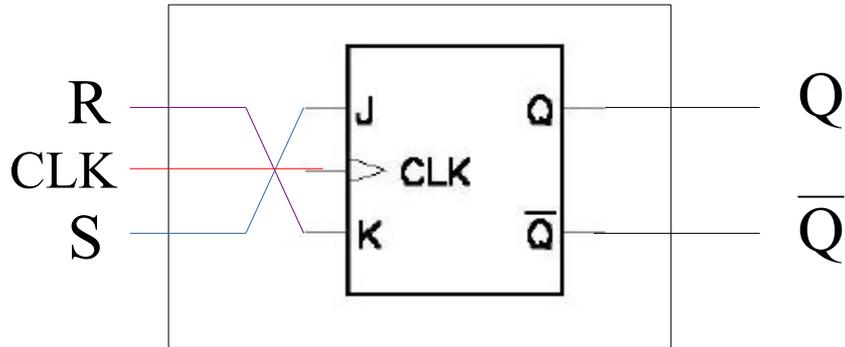
Mapa K

$Q_n \backslash JK$	00	01	11	10
0			1	1
1	1			1

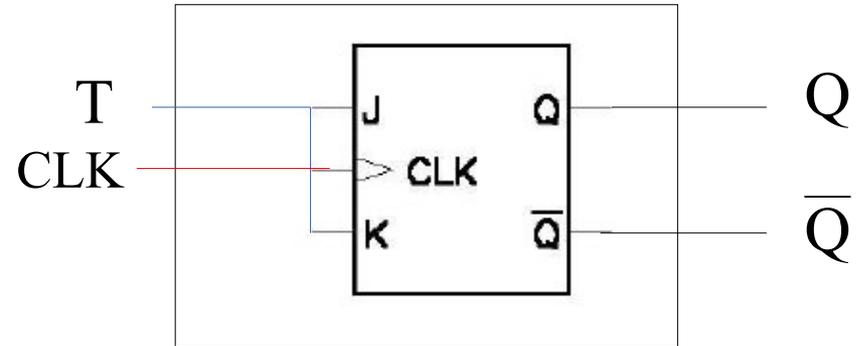
$$Q_{n+1} = J\overline{Q_n} + \overline{K}Q_n$$

Flip-Flop

FF-JK como Flip-Flop síncrono universal



J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n



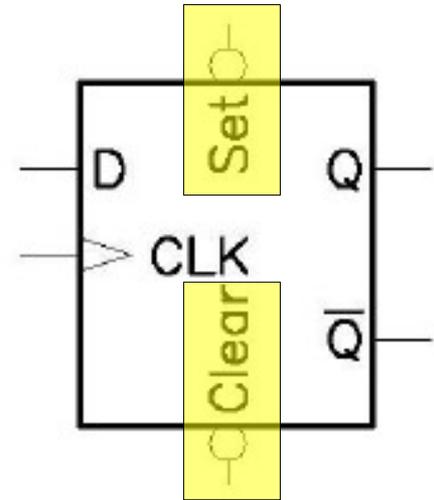
Índice

- **Introducción: Circuitos secuenciales**
 - Repaso: Circuitos combinatorios
 - Definición
- **Flip-Flop – Introducción**
 - Definición
 - Clasificación por tipo de salida
- **Flip-Flop – Diseño**
 - Ejemplo – FF-RS asíncrono
 - Ejemplo – FF-RS síncrono
- **Tipos de Flip-Flop**
 - Flip-Flop RS
 - Flip-Flop D
 - Flip-Flop T
 - Flip-Flop JK
 - Flip-Flop J-K como flip-flop universal
- **Tipo de entradas de un FF en Quartus**
 - Entradas set y clear
 - Entradas de CLK y habilitación

Flip-Flop

Entradas clear y set

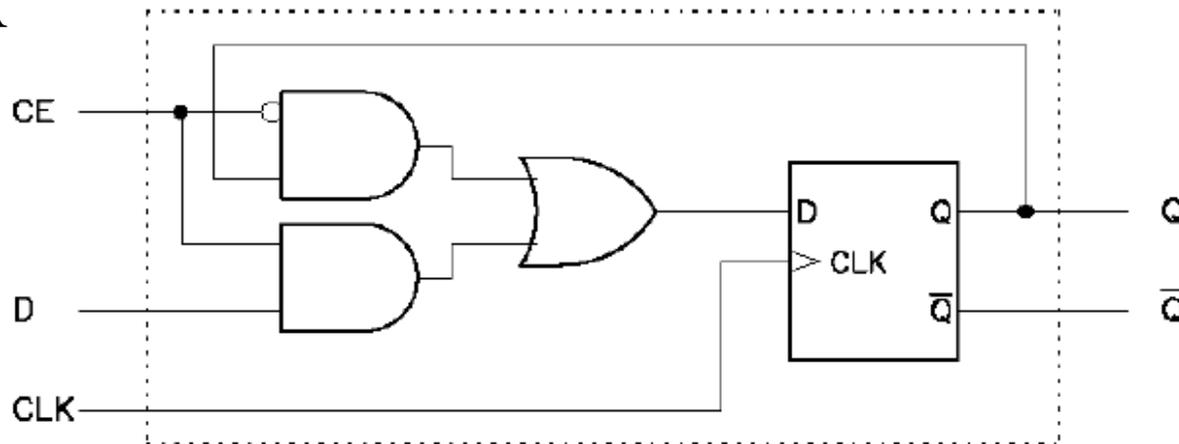
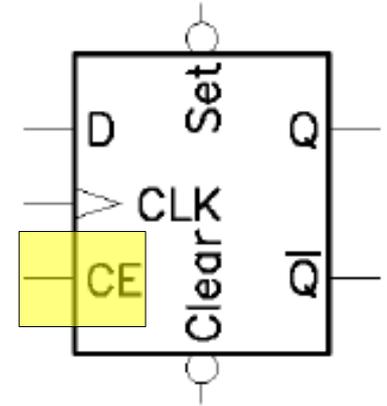
- Clear setea Q a 0 de forma asíncrona
- Set setea Q a 1 de forma asíncrona
- Ambas son activas por nivel bajo (se activan colocando un 0 en la entrada)



Flip-Flop

Entradas de habilitación

- El flip-flop cumple su función, solo si esta entrada está activa
- En caso contrario, no se modifica el valor de Q
- En Quartus, esta entrada se llama “ENA”



Ejercicio

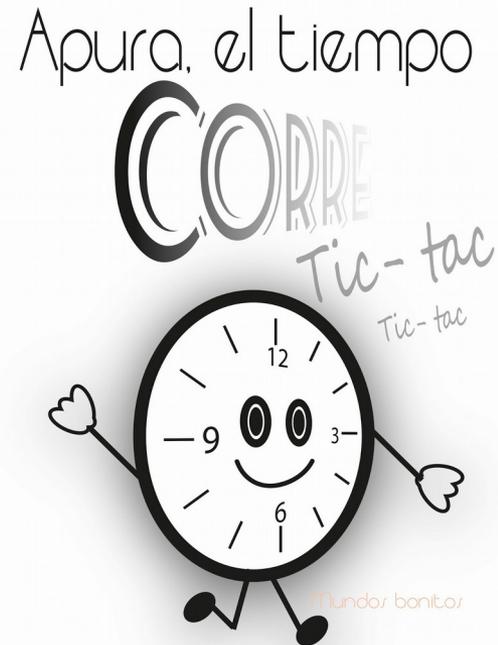
Realice el diseño del siguiente circuito según la tabla de verdad usando FF-D

A	B	C	Q_{n-1}	Q_n
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Ejercicio

Realice el diseño del siguiente circuito según la tabla de verdad usando FF-D

A	B	C	Q_{n-1}	Q_n
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



Ejercicio

Realice el diseño del siguiente circuito según la tabla de verdad usando FF-D

A	B	C	Q_{n-1}	Q_n
0	0	0	0	0
0	0	1	1	0
0	1	0	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Era broma,

Apura, el tiempo
CORRE
Tic-tac
Tic-tac
terminamos acá!

